



日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日            2 0 0 3 年   1 月 2 4 日  
Date of Application:

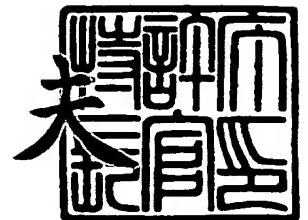
出 願 番 号            特 願 2 0 0 3 - 0 1 6 4 6 2  
Application Number:  
[ST. 10/C]:            [ J P 2 0 0 3 - 0 1 6 4 6 2 ]

出 願 人            ソニー株式会社  
Applicant(s):

2 0 0 3 年 1 0 月 3 1 日

特許庁長官  
Commissioner,  
Japan Patent Office

今 井 康 夫



【書類名】 特許願

【整理番号】 0290799905

【提出日】 平成15年 1月24日

【あて先】 特許庁長官殿

【国際特許分類】 H04N 7/01

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社  
内

【氏名】 中屋 秀雄

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社  
内

【氏名】 近藤 哲二郎

【特許出願人】

【識別番号】 000002185

【氏名又は名称】 ソニー株式会社

【代理人】

【識別番号】 100090376

【弁理士】

【氏名又は名称】 山口 邦夫

【電話番号】 03-3291-6251

【選任した代理人】

【識別番号】 100095496

【弁理士】

【氏名又は名称】 佐々木 榮二

【電話番号】 03-3291-6251

【手数料の表示】

【予納台帳番号】 007548

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9709004

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 集積回路および情報信号処理装置

【特許請求の範囲】

【請求項 1】 一個または複数個の機能ブロックを含み、  
上記一個または複数個の機能ブロックのうち少なくとも一部の機能ブロックは、  
設定によって機能が変化する  
ことを特徴とする集積回路。

【請求項 2】 上記機能ブロックとして、  
複数の情報データからなる情報信号に基づいて、注目位置の周辺に位置する複数の情報データを選択する第 1 の機能ブロックと、  
上記第 1 の機能ブロックで選択された複数の情報データを用いた処理を行う第 2 の機能ブロックとを有する  
ことを特徴とする請求項 1 に記載の集積回路。

【請求項 3】 上記第 1 の機能ブロックは、  
上記設定によって、上記選択される複数の情報データの一部分または全部が変わる  
ことを特徴とする請求項 2 に記載の集積回路。

【請求項 4】 上記第 2 の機能ブロックは、  
上記設定によって、上記処理内容が変わる  
ことを特徴とする請求項 2 に記載の集積回路。

【請求項 5】 上記情報信号は、複数の画素データからなる画像信号である  
ことを特徴とする請求項 2 に記載の集積回路。

【請求項 6】 複数の情報データからなる第 1 の情報信号を複数の情報データからなる第 2 の情報信号に変換する情報信号処理装置であって、  
上記第 1 の情報信号に基づいて上記第 2 の情報信号における注目位置の周辺に位置する複数の情報データを選択し、該選択された複数の情報データに基づいて上記第 2 の情報信号における注目位置の情報データが属するクラスを検出する第 1 の処理部と、  
上記第 1 の情報信号に基づいて上記第 2 の情報信号における注目位置の周辺に

位置する複数の情報データを選択し、該選択された複数の情報データおよび上記第1の処理部で検出されたクラスに対応した係数データを用いた積和演算により上記第2の情報信号における注目位置の情報データを生成する第2の処理部とを備え、

上記第1の処理部および上記第2の処理部を、それぞれ同一構成の集積回路を用いて構成する

ことを特徴とする情報信号処理装置。

【請求項7】 上記集積回路は、入力される情報信号に基づいて注目位置の周辺に位置する複数の情報データを選択する第1の機能ブロックと、該選択された複数の情報データを用いた処理を行う第2の機能ブロックとを有し、

上記第1の機能ブロックおよび上記第2の機能ブロックは、それぞれ、設定によって機能が変化する

ことを特徴とする請求項6に記載の情報信号処理装置。

【請求項8】 上記情報信号は画像信号であり、

上記第1の処理部は、上記第1の情報信号に基づいて上記第2の情報信号における注目位置の周辺に位置する複数の情報データを選択し、該選択された複数の情報データに基づいてフレーム間差分を検出し、該検出されたフレーム間差分に対応した動きクラスを検出する第1のクラス検出処理部と、上記第1の情報信号に基づいて上記第2の情報信号における注目位置の周辺に位置する複数の情報データを選択し、該選択された複数の情報データに基づいてレベル分布を検出し、該検出されたレベル分布に対応した空間クラスを検出する第2のクラス検出処理部とを有し、

上記第1のクラス検出処理部および上記第2のクラス検出処理部を、それぞれ同一構成の集積回路を用いて構成する

ことを特徴とする請求項6に記載の情報信号処理装置。

【請求項9】 複数の情報データからなる第1の情報信号を複数の情報データからなる第2の情報信号に変換する情報信号処理装置であって、

上記第1の情報信号にフィルタ処理を施して第3の情報信号を得る第1の処理部を備え、

上記第1の処理部は、上記第1の情報信号に基づいて上記第3の情報信号における注目位置の周辺に位置する複数の情報データを選択し、該選択された複数の情報データおよび係数データを用いた積和演算により上記第3の情報信号における注目位置の情報データを生成し、

上記第1の処理部で得られる第3の情報信号に基づいて上記第2の情報信号における注目位置の周辺に位置する複数の情報データを選択し、該選択された複数の情報データに基づいて上記第2の情報信号における注目位置の情報データが属するクラスを検出する第2の処理部と、

上記第1の情報信号に基づいて上記第2の情報信号における注目位置の周辺に位置する複数の情報データを選択し、該選択された複数の情報データおよび上記第2の処理部で検出されたクラスに対応した係数データを用いた積和演算により上記第2の情報信号における注目位置の情報データを生成する第3の処理部とをさらに備え、

上記第1の処理部、上記第2の処理部および上記第3の処理部を、それぞれ同一構成の集積回路を用いて構成する

ことを特徴とする情報信号処理装置。

【請求項10】 上記集積回路は、入力される情報信号に基づいて注目位置の周辺に位置する複数の情報データを選択する第1の機能ブロックと、該選択された複数の情報データを用いた処理を行う第2の機能ブロックとを有し、

上記第1の機能ブロックおよび上記第2の機能ブロックは、それぞれ、設定によって機能が変化する

ことを特徴とする請求項9に記載の情報信号処理装置。

【請求項11】 上記情報信号は画像信号であり、

上記第1の処理部は、上記第3の情報信号として第1の帯域制限信号を出力する第1の帯域制限処理部と、上記第3の情報信号として第2の帯域制限信号を出力する第2の帯域制限処理部とを有し、

上記第1の帯域制限処理部は、上記第1の情報信号に基づいて上記第1の帯域制限信号における注目位置の周辺に位置する複数の情報データを選択し、該選択された複数の情報データおよび低域通過フィルタ特性を付与する係数データを用

いた積和演算により上記第1の帯域制限信号における注目位置の情報データを生成し、

上記第2の帯域制限処理部は、上記第1の情報信号に基づいて上記第2の帯域制限信号における注目位置の周辺に位置する複数の情報データを選択し、該選択された複数の情報データおよび帯域通過フィルタ特性を付与する係数データを用いた積和演算により上記第2の帯域制限信号における注目位置の情報データを生成し、

上記第2の処理部は、上記第1の帯域制限信号に基づいて上記第2の情報信号における注目位置の周辺に位置する複数の情報データを選択し、該選択された複数の情報データに基づいてフレーム間差分を検出し、該検出されたフレーム間差分に対応した動きクラスを検出する第1のクラス検出処理部と、上記第2の帯域制限信号に基づいて上記第2の情報信号における注目位置の周辺に位置する複数の情報データを選択し、該選択された複数の情報データに基づいてレベル分布を検出し、該検出されたレベル分布に対応した空間クラスを検出する第2のクラス検出処理部とを有し、

上記第1の帯域制限処理部、上記第2の帯域制限処理部、上記第1のクラス検出処理部および上記第2のクラス検出処理部を、それぞれ同一構成の集積回路を用いて構成する

ことを特徴とする請求項9に記載の情報信号処理装置。

【請求項12】 複数の情報データからなる第1の情報信号を複数の情報データからなる第2の情報信号に変換する情報信号処理装置であって、

上記第1の情報信号にノイズ除去処理を施して第3の情報信号を得る第1の処理部を備え、

上記第1の処理部は、上記第1の情報信号に基づいて上記第3の情報信号における注目位置の周辺に位置する複数の情報データを選択し、該選択された複数の情報データおよび係数データを用いた積和演算により上記第3の情報信号における注目位置の情報データを生成し、

上記第1の情報信号を構成する情報データから上記第1の処理部で生成される第3の情報信号を構成する情報データを差し引いて、上記第1の情報信号を構成

する各情報データにそれぞれ対応したノイズデータを得る減算器と、

上記減算器で得られるノイズデータに基づいて上記第2の情報信号における注目位置の周辺に位置する複数のノイズデータを選択し、該選択された複数のノイズデータに基づいて上記第2の情報信号における注目位置の情報データが属するクラスを検出する第2の処理部と、

上記第1の情報信号に基づいて上記第2の情報信号における注目位置の周辺に位置する複数の情報データを選択し、該選択された複数の情報データおよび上記第2の処理部で検出されたクラスに対応した係数データを用いた積和演算により上記第2の情報信号における注目位置の情報データを生成する第3の処理部とをさらに備え、

上記第1の処理部、上記第2の処理部および上記第3の処理部を、それぞれ同一構成の集積回路を用いて構成する

ことを特徴とする情報信号処理装置。

【請求項13】 上記集積回路は、入力される情報信号に基づいて注目位置の周辺に位置する複数の情報データを選択する第1の機能ブロックと、該選択された複数の情報データを用いた処理を行う第2の機能ブロックとを有し、

上記第1の機能ブロックおよび上記第2の機能ブロックは、それぞれ、設定によって機能が変化する

ことを特徴とする請求項12に記載の情報信号処理装置。

【請求項14】 複数の信号成分からなる第1の情報信号を複数の信号成分からなる第2の情報信号に変換する情報信号処理装置であって、

上記第1の情報信号の複数の信号成分のそれぞれに基づいて、上記第2の情報信号における注目位置の周辺に位置する複数の情報データを選択し、該選択された複数の情報データに基づいて上記第2の情報信号における注目位置の情報データが属するクラスをそれぞれ検出する複数の処理部と、

上記複数の処理部で検出されたクラスを合成して1つのクラスを生成するクラス合成部と、

上記第1の情報信号の複数の信号成分に基づいて上記第2の情報信号における注目位置の周辺に位置する複数の情報データを選択するデータ選択部と、



上記データ選択部で選択された複数の情報データおよび上記クラス合成部で生成されたクラスに対応したそれぞれ別個の係数データを用いた積和演算により上記第 2 の情報信号の複数の信号成分における注目位置の情報データをそれぞれ生成する複数の演算部とを備え、

上記複数の処理部を、それぞれ同一構成の集積回路を用いて構成することを特徴とする情報信号処理装置。

#### 【発明の詳細な説明】

##### 【0 0 0 1】

##### 【発明の属する技術分野】

この発明は、例えば画像信号のフォーマット変換、画像の拡大率の変換等を行う装置に適用して好適な集積回路および情報信号処理装置に関する。

##### 【0 0 0 2】

詳しくは、この発明は、一個または複数個の機能ブロックを含み、少なくともその一部の機能ブロックを、設定によって機能が変化する構成とすることによって、複数箇所の回路部分に適用でき、また複数箇所の回路部分を含むような回路規模の大きなものでなく安定した製造が可能となるようにした集積回路に係るものである。

##### 【0 0 0 3】

またこの発明は、出力情報信号における注目位置の情報データが属するクラスを検出する処理部と、検出されたクラスに対応した係数データを用いた積和演算によって当該注目位置の情報データを生成する処理部とをそれぞれ同一構成の集積回路を用いて構成することによって、安価に構成できるようにした情報信号処理装置に係るものである。

##### 【0 0 0 4】

##### 【従来の技術】

従来、例えば 5 2 5 i 信号という S D (Standard Definition) 信号を、1 0 5 0 i 信号という H D (High Definition) 信号に変換するフォーマット変換が提案されている。5 2 5 i 信号は、ライン数が 5 2 5 本でインタレース方式の画像信号を意味し、1 0 5 0 i 信号は、ライン数が 1 0 5 0 本でインタレース方式

の画像信号を意味する。

#### 【0 0 0 5】

図 1 1 は、5 2 5 i 信号と 1 0 5 0 i 信号の画素位置関係を示している。ここで、大きなドットが 5 2 5 i 信号の画素であり、小さなドットが 1 0 5 0 i 信号の画素である。また、奇数フィールドの画素位置を実線で示し、偶数フィールドの画素位置を破線で示している。5 2 5 i 信号を 1 0 5 0 i 信号に変換する場合、奇数、偶数のそれぞれのフィールドにおいて、5 2 5 i 信号の 1 画素に対応して 1 0 5 0 i 信号の 4 画素を得る必要がある。

#### 【0 0 0 6】

従来、例えば 5 2 5 i 信号から 1 0 5 0 i 信号に変換するに際にクラス分類適応処理を用いる画像信号処理装置が知られている（特許文献 1 参照）。すなわち、1 0 5 0 i 信号における注目位置の画素データを、その注目位置の画素データが属するクラスに対応した係数データを用いて推定式により生成するものである。

#### 【0 0 0 7】

##### 【特許文献 1】

特開 2 0 0 2 - 2 1 8 4 1 3 号公報

#### 【0 0 0 8】

##### 【発明が解決しようとする課題】

例えば、上述した画像信号処理装置を、一個の集積回路（LSI:Large Scale Integrated circuit）で構成することが考えられる。しかしその場合、回路規模が増大し、設計工数が増加することから、製造上の歩留まりが問題となり、また集積回路の単価も高くなる。

#### 【0 0 0 9】

この発明の目的は、複数箇所の回路部分に適用でき、また複数箇所の回路部分を含むような回路規模の大きなものでなく安定した製造が可能となるようにした集積回路を提供することにある。またこの発明の目的は、安価に構成し得る情報信号処理装置を提供することにある。

#### 【0 0 1 0】

**【課題を解決するための手段】**

この発明に係る集積回路は、一個または複数個の機能ブロックを含み、この一個または複数個の機能ブロックのうち少なくとも一部の機能ブロックは設定によって機能が変化するものである。

**【0011】**

この発明においては、一個または複数個の機能ブロックを含むものである。そして、この一個または複数個の機能ブロックのうち少なくとも一部の機能ブロックは、設定によって機能が変化するよう構成されている。そのため、機能ブロックの機能を変化させることで、複数箇所の回路部分に適用することが可能となる。また、複数箇所の回路部分を含むような回路規模の大きなものでなく、従来の安定したプロセスによって製造でき、安定した製造が可能となる。

**【0012】**

例えば、機能ブロックとして、複数の情報データからなる情報信号に基づいて、注目位置の周辺に位置する複数の情報データを選択する第1の機能ブロックと、この第1の機能ブロックで選択された複数の情報データを用いた処理を行う第2の機能ブロックとを有するものが考えられる。そして例えば、第1の機能ブロックは設定によって選択される複数の情報データの一部または全部が変わり、第2の機能ブロックは設定によって処理内容が変わる。ここで、情報信号は例えば画像信号である。

**【0013】**

この発明に係る情報信号処理装置は、複数の情報データからなる第1の情報信号を複数の情報データからなる第2の情報信号に変換する情報信号処理装置であって、第1の情報信号に基づいて第2の情報信号における注目位置の周辺に位置する複数の情報データを選択し、この選択された複数の情報データに基づいて第2の情報信号における注目位置の情報データが属するクラスを検出する第1の処理部と、第1の情報信号に基づいて第2の情報信号における注目位置の周辺に位置する複数の情報データを選択し、この選択された複数の情報データおよび第1の処理部で検出されたクラスに対応した係数データを用いた積和演算により第2の情報信号における注目位置の情報データを生成する第2の処理部とを備え、第

1 の処理部および第 2 の処理部を、それぞれ同一構成の集積回路を用いて構成するものである。

#### 【 0 0 1 4 】

例えば、集積回路は、入力情報信号に基づいて注目位置の周辺に位置する複数の情報データを選択する第 1 の機能ブロックと、この選択された複数の情報データを用いた処理を行う第 2 の機能ブロックとを有し、第 1 の機能ブロックおよび第 2 の機能ブロックは、それぞれ、設定によって機能が変化するものである。

#### 【 0 0 1 5 】

この発明においては、複数の情報データからなる第 1 の情報信号を複数の情報データからなる第 2 の情報信号に変換する。情報信号は、例えば画像信号、音声信号等である。

#### 【 0 0 1 6 】

第 2 の情報信号における注目位置の情報データが属するクラスを検出する第 1 の処理部と、検出されたクラスに対応した係数データを用いた積和演算により当該注目位置の情報データを生成する第 2 の処理部とを備えている。

#### 【 0 0 1 7 】

第 1 の処理部では、第 1 の情報信号に基づいて第 2 の情報信号における注目位置の周辺に位置する複数の情報データが選択され、この選択された情報データに基づいて第 2 の情報信号における注目位置の情報データが属するクラスが検出される。

#### 【 0 0 1 8 】

第 2 の処理部では、第 1 の情報信号に基づいて第 2 の情報信号における注目位置の周辺に位置する複数の情報データが選択され、この選択された情報データおよび検出されたクラスに対応した係数データを用いた積和演算が行われ、第 2 の情報信号における注目位置の情報データが生成される。

#### 【 0 0 1 9 】

例えば、情報信号が画像信号である場合、第 1 の処理部は、選択された複数の情報データに基づいてフレーム間差分を検出し、この検出されたフレーム間差分に対応した動きクラスを検出する第 1 のクラス検出処理部と、選択された複数の

情報データに基づいてレベル分布を検出し、この検出されたレベル分布に対応した空間クラスを検出する第2のクラス検出処理部とを有している。この場合、第1、第2の検出処理部は、それぞれ同一構成の集積回路を用いて構成される。

#### 【0020】

第2の情報信号における注目位置の情報データが属するクラスを検出する第1の処理部と、検出されたクラスに対応した係数データを用いた積和演算によって当該注目位置の情報データを生成する第2の処理部とをそれぞれ同一構成の集積回路を用いて構成するものであり、安価に構成できる。

#### 【0021】

この発明に係る情報信号処理装置は、複数の情報データからなる第1の情報信号を複数の情報データからなる第2の情報信号に変換する情報信号処理装置であって、第1の情報信号にフィルタ処理を施して第3の情報信号を得る第1の処理部を備え、第1の処理部は、第1の情報信号に基づいて第3の情報信号における注目位置の周辺に位置する複数の情報データを選択し、この選択された複数の情報データおよび係数データを用いた積和演算により第3の情報信号における注目位置の情報データを生成し、第1の処理部で得られる第3の情報信号に基づいて第2の情報信号における注目位置の周辺に位置する複数の情報データを選択し、この選択された複数の情報データに基づいて第2の情報信号における注目位置の情報データが属するクラスを検出する第2の処理部と、第1の情報信号に基づいて第2の情報信号における注目位置の周辺に位置する複数の情報データを選択し、この選択された複数の情報データおよび第2の処理部で検出されたクラスに対応した係数データを用いた積和演算により第2の情報信号における注目位置の情報データを生成する第3の処理部とをさらに備え、第1の処理部、第2の処理部および第3の処理部を、それぞれ同一構成の集積回路を用いて構成するものである。

#### 【0022】

例えば、集積回路は、入力情報信号に基づいて注目位置の周辺に位置する複数の情報データを選択する第1の機能ブロックと、この選択された複数の情報データを用いた処理を行う第2の機能ブロックとを有し、第1の機能ブロックおよび

第2の機能ブロックは、それぞれ、設定によって機能が変化するものである。

【0023】

この発明においては、複数の情報データからなる第1の情報信号を複数の情報データからなる第2の情報信号に変換する。情報信号は、例えば画像信号、音声信号等である。

【0024】

第1の情報信号にフィルタ処理を施して第3の情報信号を得る第1の処理部を備えている。この第1の処理部では、第1の情報信号に基づいて第3の情報信号における注目位置の周辺に位置する複数の情報データが選択され、この選択された情報データおよび係数データを用いた積和演算が行われ、第3の情報信号における注目位置の情報データが生成される。

【0025】

第2の情報信号における注目位置の情報データが属するクラスを検出する第2の処理部と、検出されたクラスに対応した係数データを用いた積和演算により当該注目位置の情報データを生成する第3の処理部とを備えている。

【0026】

第2の処理部では、第3の情報信号に基づいて第2の情報信号における注目位置の周辺に位置する複数の情報データが選択され、この選択された情報データに基づいて第2の情報信号における注目位置の情報データが属するクラスが検出される。

【0027】

第3の処理部では、第1の情報信号に基づいて第2の情報信号における注目位置の周辺に位置する複数の情報データが選択され、この選択された情報データおよび検出されたクラスに対応した係数データを用いて積和演算が行われ、第2の情報信号における注目位置の情報データが生成される。

【0028】

例えば、情報信号が画像信号である場合、第1の処理部は、第3の情報信号として第1の帯域制限信号を出力する第1の帯域制限処理部と、第3の情報信号として第2の帯域制限信号を出力する第2の帯域制限処理部とを有している。

**【 0 0 2 9 】**

第 1 の帯域制限処理部では、第 1 の情報信号に基づいて第 1 の帯域制限信号における注目位置の周辺に位置する複数の情報データが選択され、この選択された複数の情報データおよび低域通過フィルタ特性を付与する係数データを用いた積和演算により第 1 の帯域制限信号における注目位置の情報データが生成される。

**【 0 0 3 0 】**

第 2 の帯域制限処理部では、第 1 の情報信号に基づいて第 2 の帯域制限信号における注目位置の周辺に位置する複数の情報データが選択され、この選択された複数の情報データおよび帯域通過フィルタ特性を付与する係数データを用いた積和演算により第 2 の帯域制限信号における注目位置の情報データが生成される。

**【 0 0 3 1 】**

そしてこの場合、第 2 の処理部は、第 1 のクラス検出処理部および第 2 のクラス検出処理部を有している。第 1 のクラス検出処理部では、第 1 の帯域制限信号に基づいて第 2 の情報信号における注目位置の周辺に位置する複数の情報データが選択され、この選択された複数の情報データに基づいてフレーム間差分が検出され、この検出されたフレーム間差分に対応した動きクラスが検出される。第 2 のクラス検出処理部では、第 2 の帯域制限信号に基づいて第 2 の情報信号における注目位置の周辺に位置する複数の情報データが選択され、この選択された複数の情報データに基づいてレベル分布が検出され、この検出されたレベル分布に対応した空間クラスが検出される。

**【 0 0 3 2 】**

この場合、第 1 の帯域制限処理部、第 2 の帯域制限処理部、第 1 のクラス検出処理部および第 2 のクラス検出処理部は、それぞれ同一構成の集積回路を用いて構成される。

**【 0 0 3 3 】**

このように、第 1 の情報信号にフィルタ処理を施して第 3 の情報信号を得る第 1 の処理部と、第 2 の情報信号における注目位置の情報データが属するクラスを検出する第 2 の処理部と、検出されたクラスに対応した係数データを用いた積和演算によって当該注目位置の情報データを生成する第 3 の処理部とをそれぞれ同

一構成の集積回路を用いて構成するものであり、安価に構成できる。

#### 【0 0 3 4】

また、第 1 の情報信号にフィルタ処理を施して得られた第 3 の情報信号に基づいて第 2 の情報信号における注目位置の情報データが属するクラスを検出するものであり、所定の周波数成分を対象としたクラス分類を行うことができる。例えば、第 1 の情報信号から低域通過フィルタ処理によって低域成分を抽出し、これに基づいて動きクラスを検出することで、ノイズに対してロバストな動きクラスを検出できる。また、第 1 の情報信号から帯域通過フィルタ処理によってノイズとしての周期パターン成分あるいは高域成分を抽出し、これに基づいて空間クラスを検出することで、ノイズの特徴量クラスを検出できる。

#### 【0 0 3 5】

この発明に係る情報信号処理装置は、複数の情報データからなる第 1 の情報信号を複数の情報データからなる第 2 の情報信号に変換する情報信号処理装置であって、第 1 の情報信号にノイズ除去処理を施して第 3 の情報信号を得る第 1 の処理部を備え、この第 1 の処理部は、第 1 の情報信号に基づいて第 3 の情報信号における注目位置の周辺に位置する複数の情報データを選択し、この選択された複数の情報データおよび係数データを用いた積和演算により第 3 の情報信号における注目位置の情報データを生成し、第 1 の情報信号を構成する情報データから第 1 の処理部で生成される第 3 の情報信号を構成する情報データを差し引いて、第 1 の情報信号を構成する各情報データにそれぞれ対応したノイズデータを得る減算器と、この減算器で得られるノイズデータに基づいて第 2 の情報信号における注目位置の周辺に位置する複数のノイズデータを選択し、この選択された複数のノイズデータに基づいて第 2 の情報信号における注目位置の情報データが属するクラスを検出する第 2 の処理部と、第 1 の情報信号に基づいて第 2 の情報信号における注目位置の周辺に位置する複数の情報データを選択し、この選択された複数の情報データおよび第 2 の処理部で検出されたクラスに対応した係数データを用いた積和演算により第 2 の情報信号における注目位置の情報データを生成する第 3 の処理部とをさらに備え、第 1 の処理部、第 2 の処理部および第 3 の処理部を、それぞれ同一構成の集積回路を用いて構成するものである。



**【 0 0 3 6 】**

例えば、集積回路は、入力情報信号に基づいて注目位置の周辺に位置する複数の情報データを選択する第 1 の機能ブロックと、この選択された複数の情報データを用いた処理を行う第 2 の機能ブロックとを有し、第 1 の機能ブロックおよび第 2 の機能ブロックは、それぞれ、設定によって機能が変化するものである。

**【 0 0 3 7 】**

この発明においては、複数の情報データからなる第 1 の情報信号を複数の情報データからなる第 2 の情報信号に変換する。情報信号は、例えば画像信号、音声信号等である。

**【 0 0 3 8 】**

第 1 の情報信号にノイズ除去処理を施して第 3 の情報信号を得る第 1 の処理部を備えている。この第 1 の処理部では、第 1 の情報信号に基づいて第 3 の情報信号における注目位置の周辺に位置する複数の情報データが選択され、この選択された情報データおよび係数データを用いた積和演算が行われ、第 3 の情報信号における注目位置の情報データが生成される。

**【 0 0 3 9 】**

第 1 の情報信号を構成する情報データから第 1 の処理部で生成される第 3 の情報信号を構成する情報データが減算器で差し引かれ、第 1 の情報信号を構成する各情報データにそれぞれ対応したノイズデータが得られる。

**【 0 0 4 0 】**

第 2 の情報信号における注目位置の情報データが属するクラスを検出する第 2 の処理部と、検出されたクラスに対応した係数データを用いた積和演算により当該注目位置の情報データを生成する第 3 の処理部とを備えている。

**【 0 0 4 1 】**

第 2 の処理部では、減算器で得られるノイズデータに基づいて第 2 の情報信号における注目位置の周辺に位置する複数のノイズデータが選択され、この選択されたノイズデータに基づいて第 2 の情報信号における注目位置の情報データが属するクラスが検出される。

**【 0 0 4 2 】**

第 3 の処理部では、第 1 の情報信号に基づいて第 2 の情報信号における注目位置の周辺に位置する複数の情報データが選択され、この選択された情報データおよび検出されたクラスに対応した係数データを用いて積和演算が行われ、第 2 の情報信号における注目位置の情報データが生成される。

#### 【 0 0 4 3 】

このように、第 1 の情報信号にノイズ除去処理を施して第 3 の情報信号を得る第 1 の処理部と、第 2 の情報信号における注目位置の情報データが属するクラスを検出する第 2 の処理部と、検出されたクラスに対応した係数データを用いた積和演算によって当該注目位置の情報データを生成する第 3 の処理部とをそれぞれ同一構成の集積回路を用いて構成するものであり、安価に構成できる。

#### 【 0 0 4 4 】

また、減算器で得られるノイズデータに基づいて、第 2 の情報信号における注目位置の情報データが属するクラスを検出し、この検出されたクラスに対応した係数データを用いた積和演算によって当該注目位置の情報データを生成するものであり、第 1 の情報信号にノイズがあったとしても、第 2 の情報信号としてノイズが除去された良好な情報信号を得ることができる。例えば、第 1 の情報信号がブロックノイズやモスキートノイズがある画像信号である場合、第 2 の情報信号としてそれらのノイズが除去された画像信号を得ることができる。

#### 【 0 0 4 5 】

この発明に係る情報信号処理装置は、複数の信号成分からなる第 1 の情報信号を複数の信号成分からなる第 2 の情報信号に変換する情報信号処理装置であって、第 1 の情報信号の複数の信号成分のそれぞれに基づいて、第 2 の情報信号における注目位置の周辺に位置する複数の情報データを選択し、この選択された複数の情報データに基づいて第 2 の情報信号における注目位置の情報データが属するクラスをそれぞれ検出する複数の処理部と、この複数の処理部で検出されたクラスを合成して 1 つのクラスを生成するクラス合成部と、第 1 の情報信号の複数の信号成分に基づいて第 2 の情報信号における注目位置の周辺に位置する複数の情報データを選択するデータ選択部と、データ選択部で選択された複数の情報データおよびクラス合成部で生成されたクラスに対応したそれぞれ別個の係数データ

を用いた積和演算により第 2 の情報信号の複数の信号成分における注目位置の情報データをそれぞれ生成する複数の演算部とを備え、複数の処理部を、それぞれ同一構成の集積回路を用いて構成するものである。

#### 【0 0 4 6】

この発明においては、複数の信号成分からなる第 1 の情報信号を複数の信号成分からなる第 2 の情報信号に変換する。情報信号は、例えば画像信号、音声信号等である。例えば、情報信号が画像信号である場合、複数の信号成分は、輝度信号、赤色差信号、青色差信号、あるいは赤色信号、緑色信号、青色信号、さらには高域成分、低域成分等である。また例えば、情報信号が音声信号である場合、複数の信号成分は、高域成分、低域成分、あるいは左音声信号、右音声信号等である。

#### 【0 0 4 7】

複数の処理部では、第 1 の情報信号の複数の信号成分のそれぞれに基づいて第 2 の情報信号における注目位置の周辺に位置する複数の情報データが選択され、この選択された複数の情報データに基づいて第 2 の情報信号における注目位置の情報データが属するクラスがそれぞれ検出される。そして、この複数の処理部で検出されたクラスは合成されて 1 つのクラスとされる。

#### 【0 0 4 8】

第 1 の情報信号の複数の信号成分に基づいて第 2 の情報信号における注目位置の周辺に位置する複数の情報データが選択される。複数の演算部では、それぞれ、この選択された複数の情報データおよび上述した 1 つのクラスに対応したそれぞれ別個の係数データを用いた積和演算が行われ、第 2 の情報信号の複数の信号成分における注目位置の情報データが生成される。

#### 【0 0 4 9】

このように、第 1 の情報信号の複数の信号成分に基づいてそれぞれ第 2 の情報信号における注目位置のクラスを検出する複数の処理部を、それぞれ同一構成の集積回路を用いて構成するものであり、安価に構成できる。

#### 【0 0 5 0】

#### 【発明の実施の形態】

この発明の第 1 の実施の形態について説明する。図 1 は、第 1 の実施の形態としての画像表示装置 1 0 0 の構成を示している。この画像表示装置 1 0 0 は、画像信号  $V_{in}$  (5 2 5 i 信号) に基づいて画像信号  $V_{out}$  (1 0 5 0 i 信号) を生成し、この画像信号  $V_{out}$  による画像を表示するものである。

#### 【0 0 5 1】

この画像表示装置 1 0 0 は、マイクロコンピュータを備え、システム全体の動作を制御するためのシステムコントローラ 1 0 1 と、リモートコントロール信号を受信するリモコン信号受信回路 1 0 2 とを有している。リモコン信号受信回路 1 0 2 は、システムコントローラ 1 0 1 に接続され、リモコン送信機 2 0 0 よりユーザの操作に応じて出力されるリモートコントロール信号  $RM$  を受信し、その信号  $RM$  に対応する操作信号をシステムコントローラ 1 0 1 に供給するように構成されている。

#### 【0 0 5 2】

また、画像表示装置 1 0 0 は、画像信号  $V_{in}$  を入力する入力端子 1 0 3 と、この画像信号  $V_{in}$  に基づいて、画像信号  $V_{out}$  を生成する画像信号処理部 1 1 0 と、この画像信号処理部 1 1 0 で生成される画像信号  $V_{out}$  による画像を表示するディスプレイ部 1 1 1 とを有している。このディスプレイ部 1 1 1 は、例えば C R T (cathode-ray tube) ディスプレイ、あるいは L C D (liquid crystal display) 等のフラットパネルディスプレイで構成されている。

#### 【0 0 5 3】

図 1 に示す画像表示装置 1 0 0 の動作を説明する。

入力端子 1 0 3 に入力される画像信号  $V_{in}$  は画像信号処理部 1 1 0 に入力される。この画像信号処理部 1 1 0 では、画像信号  $V_{in}$  に基づいて、画像信号  $V_{out}$  が生成される。この場合、画像信号処理部 1 1 0 では、画像信号  $V_{out}$  における各注目位置の画素データが順次生成されていく。

#### 【0 0 5 4】

この画像信号処理部 1 1 0 で生成される画像信号  $V_{out}$  はディスプレイ部 1 1 1 に供給され、このディスプレイ部 1 1 1 の画面上にはその画像信号  $V_{out}$  による画像が表示される。

**【0 0 5 5】**

次に、画像信号処理部 1 1 0 の詳細を説明する。

この画像信号処理部 1 1 0 は、入力端子 1 0 3 に入力される画像信号  $V_{in}$  に基づいて、画像信号  $V_{out}$  における注目位置の周辺に位置する複数の画素データを選択的に取り出すタップ選択部 1 2 1 ～ 1 2 3 を有している。

**【0 0 5 6】**

タップ選択部 1 2 1 は、予測に使用する画素（「予測タップ」と称する）のデータを選択的に取り出すものである。タップ選択部 1 2 2 は、空間クラス分類に使用する画素（「空間クラスタップ」と称する）のデータを選択的に取り出すものである。タップ選択部 1 2 3 は、動きクラス分類に使用する画素（「動きクラスタップ」と称する）のデータを選択的に取り出すものである。

**【0 0 5 7】**

また、画像信号処理部 1 1 0 は、タップ選択部 1 2 3 で選択的に取り出される動きクラスタップのデータより、主に動きの程度を表すための動きクラス  $MV$  を生成する動きクラス生成部 1 2 4 を有している。

**【0 0 5 8】**

この動きクラス生成部 1 2 4 は、例えば以下の手法で動きクラス  $MV$  を生成する。すなわち、動きクラス生成部 1 2 4 は、タップ選択部 1 2 3 で選択的に取り出される動きクラスタップのデータからフレーム間差分を算出し、さらにそのフレーム間差分の絶対値の平均値に対してしきい値処理を行って動きの指標である動きクラス  $MV$  を生成する。

**【0 0 5 9】**

この場合、動きクラス生成部 1 2 4 では、(1) 式によって、フレーム間差分の絶対値の平均値  $AV$  が算出される。タップ選択部 1 2 3 で、動きクラスタップのデータとして、6 個の画素データ  $m_1 \sim m_6$  とその 1 フレーム前の 6 個の画素データ  $n_1 \sim n_6$  が取り出されるとき、(1) 式における  $N_b$  は 6 である。

**【0 0 6 0】**

## 【数 1】

$$A V = \frac{\sum_{i=1}^{N b} | m_i - n_i |}{N b} \quad \cdot \cdot \cdot (1)$$

## 【0061】

さらに、動きクラス生成部 124 では、上述したように算出された平均値  $A V$  が 1 個または複数個のしきい値と比較されて動きクラス  $M V$  が生成される。例えば、3 個のしきい値  $t h 1$ ,  $t h 2$ ,  $t h 3$  ( $t h 1 < t h 2 < t h 3$ ) が用意され、 $A V \leq t h 1$  のときは  $M V = 0$ 、 $t h 1 < A V \leq t h 2$  のときは  $M V = 1$ 、 $t h 2 < A V \leq t h 3$  のときは  $M V = 2$ 、 $t h 3 < A V$  のときは  $M V = 3$  とされる。

## 【0062】

また、画像信号処理部 110 は、タップ選択部 122 で選択的に取り出される空間クラスタップのデータのレベル分布パターンに基づいて空間クラスを検出し、上述した動きクラス生成部 124 で生成された動きクラス  $M V$  と合成して、画像信号  $V_{out}$  における注目位置の画素データが属するクラス  $C L$  を生成するクラス生成部 125 を有している。

## 【0063】

クラス生成部 125 は、例えば、 $A D R C$  (Adaptive Dynamic Range Coding) を用いて、空間クラスタップのデータを、例えば 8 ビットデータから 2 ビットデータに圧縮する演算を行って、空間クラスを生成する。

## 【0064】

空間クラスタップのデータの最大値を  $M A X$ 、その最小値を  $M I N$ 、空間クラスタップのデータのダイナミックレンジを  $D R$  ( $M A X - M I N + 1$ )、再量子化ビット数を  $P$  とすると、空間クラスタップのデータ  $k_i$  に対して、(2) 式の演算によって、空間クラスとしての再量子化コード  $Q_i$  が得られる。ただし、(2) 式において、 $[ ]$  は切り捨て処理を意味している。空間クラスタップのデータとして、 $N a$  個の画素データがあるとき、 $i = 1 \sim N a$  である。

$$Q_i = [(k_i - MIN + 0.5) \times 2^P \div DR] \quad \dots (2)$$

さらに、クラス生成部 124 は、(3) 式によって、クラス CL の演算を行う

。

【0065】

【数 2】

$$CL = \sum_{i=1}^{Na} Q_i (2^P)^{i-1} + MV \times (2^P)^{Na} \quad \dots (3)$$

【0066】

また、画像信号処理部 110 は、係数種メモリ 127 を有している。係数種メモリ 127 には、クラス毎に、係数種データ  $w_{i0} \sim w_{i9}$  ( $i = 1 \sim n$ ) が、蓄えられている。この係数種データ  $w_{i0} \sim w_{i9}$  は、後述する予測演算部 129 で用いる係数データ  $W_i$  ( $i = 1 \sim n$ ) を生成するための、位相情報  $h$ ,  $v$  をパラメータとする生成式の係数データである。

【0067】

予測演算部 129 では、予測タップのデータ  $x_i$  と、後述する係数生成部 128 で生成される係数データ  $W_i$  とから、(4) 式の推定式によって、画像信号  $V_{out}$  における注目位置の画素データ  $y$  が演算される。タップ選択部 121 で選択される予測タップが 10 個であるとき、(4) 式における  $n$  は 10 となる。

【0068】

【数 3】

$$y = \sum_{i=1}^n W_i \cdot x_i \quad \dots (4)$$

【0069】

この推定式の係数データ  $W_i$  は、例えば (5) 式で示されるように、位相情報  $h$ ,  $v$  をパラメータとする生成式によって生成される。係数種メモリ 127 には、この (5) 式の生成式の係数データである係数種データ  $w_{i0} \sim w_{i9}$  が、クラス毎に、記憶されている。この係数種データの生成方法については後述する。

【0070】

【数4】

$$\begin{aligned}
 W_i = & w_{i0} + w_{i1}v + w_{i2}h + w_{i3}v^2 + w_{i4}vh + w_{i5}h^2 \\
 & + w_{i6}v^3 + w_{i7}v^2h + w_{i8}vh^2 + w_{i9}h^3 \\
 & \dots (5)
 \end{aligned}$$

【0071】

また、画像信号処理部110は、画像信号Vbにおける注目位置に対応した係数データWiを生成する係数生成部128を有している。この係数生成部128は、クラス生成部125で生成されるクラスCLに対応した係数種データwi0～wi9を係数種メモリ127より取得する。

【0072】

そして、この係数生成部128は、その係数種データwi0～wi9およびシステムコントローラ101より供給される画像信号Voutにおける注目位置の位相情報h、vを用いて、上述の(5)式に基づいて、当該注目位置に対応した係数データWiを生成する。ここで、位相情報h、vは、画像信号Vinの画素位置を基準とした、上述の注目位置の水平、垂直の位相を表している。

【0073】

また、画像信号処理部110は、タップ選択部121で選択的に取り出される予測タップのデータxi (i=1～n)と、係数生成部128で生成される係数データWi (i=1～n)とを用い、上述の(4)式に基づいて、画像信号Voutにおける注目位置の画素データyを求める予測演算部129を有している。

【0074】

次に、画像信号処理部110の動作を説明する。

入力端子103に入力される画像信号Vinに基づいて、タップ選択部123で、画像信号Voutにおける注目位置の周辺に位置する複数の画素データ(動きクラスタップのデータ)が選択的に取り出される。この動きクラスタップのデータは動きクラス生成部124に供給される。この動きクラス生成部124では、動



きクラスタップのデータとしての各画素データより動きの指標を示す動きクラス MV が生成される。

#### 【0075】

また、入力端子 103 に入力される画像信号  $V_{in}$  に基づいて、タップ選択部 122 で、画像信号  $V_{out}$  における注目位置の周辺に位置する複数の画素データ（空間クラスタップのデータ）が選択的に取り出される。この空間クラスタップのデータはクラス生成部 125 に供給される。

#### 【0076】

このクラス生成部 125 では、空間クラスタップのデータとしての各画素データに対して ADR C 処理が施されて空間クラスとしての再量子化コード  $Q_i$  が得られる（（2）式参照）。さらに、このクラス生成部 125 では、この空間クラスとしての再量子化コード  $Q_i$  と上述した動きクラス MV とが合成されてクラス CL が生成される（（3）式参照）。このクラス CL は、係数生成部 128 に供給される。

#### 【0077】

係数生成部 128 には、また、システムコントローラ 101 より画像信号  $V_{out}$  における注目位置の位相情報  $h, v$  が供給される。係数生成部 128 は、係数種メモリ 127 から、クラス CL に対応した係数種データ  $w_{i0} \sim w_{i9}$  を取得する。この係数生成部 128 では、その係数種データ  $w_{i0} \sim w_{i9}$  および位相情報  $h, v$  が用いられ、生成式（（5）式参照）に基づいて、画像信号  $V_{out}$  における注目位置に対応した係数データ  $W_i$  が生成される。

#### 【0078】

また、入力端子 103 に入力される画像信号  $V_{in}$  に基づいて、タップ選択部 121 で、画像信号  $V_{out}$  における注目位置の周辺に位置する複数の画素データ（予測タップのデータ）が選択的に取り出される。この予測タップのデータ  $x_i$  は予測演算部 129 に供給される。

#### 【0079】

予測演算部 129 には、また、上述した係数生成部 128 で生成された係数データ  $W_i$  が供給される。この予測演算部 129 では、予測タップのデータ  $x_i$  お

よび係数データ  $W_i$  とが用いられ、推定式（（４）式参照）に基づいて、画像信号  $V_{out}$  における注目位置の画素データ  $y$  が求められる。

#### 【0080】

例えば、画像信号  $V_{out}$  における注目位置がラスタースキャン順に順次移動していくことで、その注目位置の画素データが順次生成される。これにより、予測演算部 129 からは、画像信号  $V_{out}$  を構成する各画素データがラスタースキャン順に順次出力される。

#### 【0081】

上述した画像信号処理部 110 において、タップ選択部 121 および予測演算部 129 は処理部 131 を構成し、タップ選択部 122 およびクラス生成部 125 は処理部 132 を構成し、タップ選択部 123 および動きクラス生成部 124 は処理部 133 を構成している。本実施の形態において、これら処理部 131 ～ 133 は、それぞれ同一構成の集積回路 10 を用いて構成されている。

#### 【0082】

図 2 は、集積回路 10 の構成例を示している。この集積回路 10 は、複数の画素データからなる画像信号に基づいて、注目位置の周辺に位置する複数の情報データを選択する機能ブロック 10A と、この機能ブロック 10A で選択された複数の画素データを用いた処理を行う機能ブロック 10B とを含んでいる。

#### 【0083】

まず、機能ブロック 10A について説明する。この機能ブロック 10A は、画像信号を記憶するメモリ 12 と、このメモリ 12 の書き込み、読み出しのアドレスを制御するアドレス制御部 13 と、メモリ 12 より読み出される画素データを保持するレジスタ 15<sub>-1</sub> ～ 15<sub>-n</sub> とを備えている。メモリ 12 には、入力端子 11 を介して画像信号が供給されて書き込まれる。

#### 【0084】

アドレス制御部 13 には、入力端子 14 を介して、システムコントローラ 101（図 1 参照）から制御信号  $CTL_a$  が供給される。この制御信号  $CTL_a$  に基づいてメモリ 12 の読み出しアドレスが制御され、メモリ 12 からは注目位置の周辺に位置する複数の画素データが読み出される。

## 【0085】

ここで、集積回路10が処理部131を構成する場合には、メモリ12から予測タップのデータとすべき複数の画素データが読み出される。また、集積回路10が処理部132を構成する場合には、メモリ12から空間クラスタップのデータとすべき複数の画素データが読み出される。さらに、集積回路10が処理部133を構成する場合には、メモリ12から動きクラスタップのデータとすべき複数の画素データが読み出される。

## 【0086】

メモリ12から読み出された複数の画素データは、レジスタ15<sub>-1</sub>～15<sub>-n</sub>に保持される。なお、レジスタ15<sub>-1</sub>～15<sub>-n</sub>の個数nは、予測タップの個数、空間クラスタップの個数、動きクラスタップの個数のうち、最大のものと等しくされている。

## 【0087】

次に、機能ブロック10Bについて説明する。この機能ブロック10Bは、メモリ12より読み出されてレジスタ15<sub>-1</sub>～15<sub>-n</sub>に保持されている画素データの最大値MAXを検出する最大値検出部16と、同様にレジスタ15<sub>-1</sub>～15<sub>-n</sub>に保持されている画素データの最小値MINを検出する最小値検出部17と、ROMテーブル18<sub>-1</sub>～18<sub>-n</sub>とを備えている。

## 【0088】

ROMテーブル18<sub>-1</sub>～18<sub>-n</sub>には、それぞれレジスタ15<sub>-1</sub>～15<sub>-n</sub>に保持される画素データがアドレスデータとして供給される。また、ROMテーブル18<sub>-1</sub>～18<sub>-n</sub>には、それぞれ入力端子19<sub>-1</sub>～19<sub>-n</sub>を介して係数データk<sub>1</sub>～k<sub>n</sub>がアドレスデータとして供給される。さらに、ROMテーブル18<sub>-1</sub>～18<sub>-n</sub>には、最大値検出部16で検出される最大値MAXおよび最小値検出部17で検出される最小値MINがアドレスデータとして共通に供給される。

## 【0089】

ROMテーブル18<sub>-1</sub>～18<sub>-n</sub>には、入力端子20を介して、システムコントローラ101（図1参照）から制御信号CTLbが供給される。ROMテーブル18<sub>-1</sub>～18<sub>-n</sub>は、この制御信号CTLbに基づいて、画素データおよび係数デ

ータに対応した出力データを入力するか、画素データおよび最大値MAX、最小値MINに対応した出力データを入力するかが切り換えられる。

#### 【0090】

ここで、集積回路10が処理部131を構成する場合、ROMテーブル18<sub>-1</sub>～18<sub>-n</sub>は画素データおよび係数データに対応した出力データを入力するように切り換えられる。この場合、入力端子19<sub>-1</sub>～19<sub>-n</sub>には、係数データ $k_1 \sim k_n$ として係数生成部128で生成される係数データ $W_i$ が入力され、ROMテーブル18<sub>-1</sub>～18<sub>-n</sub>の出力データとして $W_i \cdot x_i$ が得られる（（4）式参照）。

#### 【0091】

また、集積回路10が処理部133を構成する場合、ROMテーブル18<sub>-1</sub>～18<sub>-n</sub>は画素データおよび係数データに対応した出力データを入力するように切り換えられる。この場合、入力端子19<sub>-1</sub>～19<sub>-n</sub>には、係数データ $k_1 \sim k_n$ として係数メモリ126（図1参照）より読み出された係数データ（1および-1）が入力され、ROMテーブル18<sub>-1</sub>～18<sub>-n</sub>の出力データとして $m_i$ および $n_i$ が得られる（（1）式参照）。

#### 【0092】

さらに、集積回路10が処理部132を構成する場合、ROMテーブル18<sub>-1</sub>～18<sub>-n</sub>は画素データおよび最大値MAX、最小値MINに対応した出力データを入力するように切り換えられる。この場合、ROMテーブル18<sub>-1</sub>～18<sub>-n</sub>の出力データとして再量子化コード $Q_i$ が得られる（（2）式参照）。

#### 【0093】

また、機能ブロック10Bは、ROMテーブル18<sub>-1</sub>～18<sub>-n</sub>の出力データを加算して注目位置の画素データ $y$ を得る加算部21と、この加算部21で得られた画素データ $y$ を保持するレジスタ22とを備えている。

#### 【0094】

また、機能ブロック10Bは、ROMテーブル18<sub>-1</sub>～18<sub>-n</sub>の出力データに基づいて、動きクラスMVを生成する動きクラス生成部23と、この動きクラス生成部23で生成された動きクラスMVを保持するレジスタ24とを備えている。

。

## 【0 0 9 5】

また、機能ブロック 1 0 B は、ROM テーブル 1 8 \_1 ~ 1 8 \_n の出力データに基づいて、クラス C L を生成するクラス生成部 2 5 と、このクラス生成部 2 5 で生成されたクラス C L を保持するレジスタ 2 7 とを備えている。クラス生成部 2 5 には、入力端子 2 6 を介して動きクラス M V が供給される。

## 【0 0 9 6】

また、機能ブロック 1 0 B は、レジスタ 2 2 , 2 4 , 2 7 に保持されるデータを選択的に取り出す切換スイッチ 2 8 を備えている。切換スイッチ 2 8 の a 側の固定端子にはレジスタ 2 7 に保持されるクラス C L が供給され、その b 側の固定端子にはレジスタ 2 2 に保持される画素データ y が供給され、その c 側の固定端子にはレジスタ 2 4 に保持される動きクラス M V が供給される。

## 【0 0 9 7】

この切換スイッチ 2 8 には、入力端子 2 9 を介して、システムコントローラ 1 0 1 (図 1 参照) から制御信号 C T L c が供給される。切換スイッチ 2 8 は、この制御信号 C T L c に基づいて、切り換えが制御される。この切換スイッチ 2 8 で取り出されたデータは出力端子 3 0 に出力される。

## 【0 0 9 8】

ここで、集積回路 1 0 が処理部 1 3 1 を構成する場合、切換スイッチ 2 8 は b 側に接続される。この場合、上述したように、ROM テーブル 1 8 \_1 ~ 1 8 \_n の出力データとして  $W_i \cdot x_i$  が得られるので、加算部 2 1 からは注目位置の画素データ y が良好に得られ ( (4) 式参照)、この画素データ y がレジスタ 2 2 、切換スイッチ 2 8 の b 側を介して出力端子 3 0 に出力される。

## 【0 0 9 9】

また、集積回路 1 0 が処理部 1 3 3 を構成する場合、切換スイッチ 2 8 は c 側に接続される。この場合、上述したように、ROM テーブル 1 8 \_1 ~ 1 8 \_n の出力データとして  $m_i$  および  $-n_i$  が得られるので、動きクラス生成部 2 3 では動きクラス M V が良好に生成され、この動きクラス M V がレジスタ 2 4 、切換スイッチ 2 8 の c 側を介して出力端子 3 0 に出力される。

## 【0 1 0 0】

さらに、集積回路 10 が処理部 132 を構成する場合、切換スイッチ 28 は a 側に接続される。この場合、上述したように、ROM テーブル 18<sub>-1</sub> ~ 18<sub>-n</sub> の出力データとして再量子化コード  $Q_i$  が得られるので、クラス生成部 25 ではクラス CL が良好に生成され、このクラス CL がレジスタ 27、切換スイッチ 28 の a 側を介して出力端子 30 に出力される。

#### 【0101】

本実施の形態における画像信号処理部 110 は、処理部 131 ~ 133 がそれぞれ同一構成の集積回路 10 を用いて構成されるものであり、安価に構成できる。

#### 【0102】

また、集積回路 10 は、機能ブロック 10A、10B を含み、それぞれが設定によって機能が変化するものである。すなわち、機能ブロック 10A は、制御信号 CTL<sub>a</sub> に基づいて、選択される複数の画素データの一部または全部が変わる。機能ブロック 10B は、制御信号 CTL<sub>b</sub>、CTL<sub>c</sub> に基づいて処理内容が変わる。したがって、この集積回路 10 は、処理部 131 ~ 133 のそれぞれに適用でき、また処理部 131 ~ 133 を全て含むような回路規模の大きなものでなく安定した製造が可能であって、歩留まりがよく安価に製造できる。

#### 【0103】

次に、係数種メモリ 127 に予め記憶される係数種データ  $w_{i0} \sim w_{i9}$  ( $i = 1 \sim n$ ) について説明する。

この係数種データ  $w_{i0} \sim w_{i9}$  は、学習によって生成されたものである。まず、この生成方法を説明する。(5) 式の生成式における係数データである係数種データ  $w_{i0} \sim w_{i9}$  を求める例を示すものとする。

#### 【0104】

ここで、以下の説明のため、(6) 式のように、 $t_i$  ( $i = 0 \sim 9$ ) を定義する。

$$\begin{aligned} t_0 &= 1, & t_1 &= v, & t_2 &= h, & t_3 &= v^2, & t_4 &= v h, & t_5 &= h^2, \\ t_6 &= v^3, & t_7 &= v^2 h, & t_8 &= v h^2, & t_9 &= h^3 \\ & & & & & & & \dots & (6) \end{aligned}$$

この(6)式を用いると、(5)式は、(7)式のように書き換えられる。

【0105】

【数5】

$$W_i = \sum_{j=0}^9 w_{ij} \times t_j \quad \cdot \cdot \cdot (7)$$

【0106】

最終的に、学習によって未定係数 $w_{ij}$ を求める。すなわち、クラス毎に、生徒信号の画素データと教師信号の画素データとを用いて、二乗誤差を最小にする係数値を決定する。いわゆる最小二乗法による解法である。学習数を $m$ 、 $k$  ( $1 \leq k \leq m$ ) 番目の学習データにおける残差を $e_k$ 、二乗誤差の総和を $E$ とすると、(4)式および(5)式を用いて、 $E$ は(8)式で表される。ここで、 $x_{ik}$ は生徒画像の $i$ 番目の予測タップ位置における $k$ 番目の画素データ、 $y_k$ はそれに対応する教師画像の $k$ 番目の画素データを表している。

【0107】

【数6】

$$\begin{aligned} E &= \sum_{k=1}^m e_k^2 \\ &= \sum_{k=1}^m [y_k - (W_1 x_{1k} + W_2 x_{2k} + \dots + W_n x_{nk})]^2 \\ &= \sum_{k=1}^m [y_k - [(t_0 w_{10} + t_1 w_{11} + \dots + t_9 w_{19}) x_{1k} + \dots \\ &\quad \dots + (t_0 w_{n0} + t_1 w_{n1} + \dots + t_9 w_{n9}) x_{nk}] ]^2 \\ &= \sum_{k=1}^m \{ y_k - [(w_{10} + w_{11}v + \dots + w_{19}h^3) x_{1k} + \dots \\ &\quad \dots + (w_{n0} + w_{n1}v + \dots + w_{n9}h^3) x_{nk}] \}^2 \\ &\quad \cdot \cdot \cdot (8) \end{aligned}$$

【0108】

最小二乗法による解法では、(8) 式の  $w_{ij}$  による偏微分が 0 になるような  $w_{ij}$  を求める。これは、(9) 式で示される。

【0 1 0 9】

【数 7】

$$\frac{\partial E}{\partial w_{ij}} = \sum_{k=1}^m 2 \left( \frac{\partial e_k}{\partial w_{ij}} \right) e_k = - \sum_{k=1}^m 2 t_j x_{ik} e_k = 0$$

. . . (9)

【0 1 1 0】

以下、(10) 式、(11) 式のように、 $X_{ipjq}$ 、 $Y_{ip}$  を定義すると、(9) 式は、行列を用いて (12) 式のように書き換えられる。

【0 1 1 1】

【数 8】

$$X_{ipjq} = \sum_{k=1}^m x_{ik} t_p x_{jk} t_q \quad . . . (10)$$

$$Y_{ip} = \sum_{k=1}^m x_{ik} t_p y_k \quad . . . (11)$$

【0 1 1 2】



## 【数 9】

$$\begin{bmatrix}
 X_{1010} & X_{1011} & X_{1012} & \cdots & X_{1019} & X_{1020} & \cdots & X_{10n9} \\
 X_{1110} & X_{1111} & X_{1112} & \cdots & X_{1119} & X_{1120} & \cdots & X_{11n9} \\
 X_{1210} & X_{1211} & X_{1212} & \cdots & X_{1219} & X_{1220} & \cdots & X_{12n9} \\
 \vdots & \vdots & \vdots & \ddots & \vdots & \vdots & \ddots & \vdots \\
 X_{1910} & X_{1911} & X_{1912} & \cdots & X_{1919} & X_{1920} & \cdots & X_{19n9} \\
 X_{2010} & X_{2011} & X_{2012} & \cdots & X_{2019} & X_{2020} & \cdots & X_{20n9} \\
 \vdots & \vdots & \vdots & \ddots & \vdots & \vdots & \ddots & \vdots \\
 X_{n910} & X_{n911} & X_{n912} & \cdots & X_{n919} & X_{n920} & \cdots & X_{n9n9}
 \end{bmatrix}
 \begin{bmatrix}
 w_{10} \\
 w_{11} \\
 w_{12} \\
 \vdots \\
 w_{19} \\
 w_{20} \\
 \vdots \\
 w_{n9}
 \end{bmatrix}
 =
 \begin{bmatrix}
 Y_{10} \\
 Y_{11} \\
 Y_{12} \\
 \vdots \\
 Y_{19} \\
 Y_{20} \\
 \vdots \\
 Y_{n9}
 \end{bmatrix}$$

・・・ (12)

## 【0 1 1 3】

この方程式は一般に正規方程式と呼ばれている。この正規方程式は、掃き出し法 (Gauss-Jordanの消去法) 等を用いて、 $w_{ij}$  について解かれ、係数種データが算出される。

## 【0 1 1 4】

図 3 は、上述した係数種データの生成方法の概念を示している。教師信号としての HD 信号 (1 0 5 0 i 信号) から生徒信号としての SD 信号 (5 2 5 i 信号) を生成する。5 2 5 i 信号と 1 0 5 0 i 信号の画素位置関係は、上述した図 1 1 に示している。

## 【0 1 1 5】

この SD 信号の位相を垂直方向に 8 段階、水平方向に 8 段階にシフトさせて、 $8 \times 8 = 64$  種類の SD 信号  $SD_1 \sim SD_{64}$  を生成する。図 4 は、垂直方向への 8 段階の位相シフト状態  $V_1 \sim V_8$  を示している。ここでは、SD 信号の垂直方向の画素間隔は 16 であり、下方向が正の方向とされている。また、「o」は奇数フィールドを、「e」は偶数フィールドを表している。

## 【0 1 1 6】

V 1 の状態は S D 信号のシフト量が 0 とされたものであり、この場合、H D 信号の画素は、S D 信号の画素に対して、4, 0, -4, -8 の位相を持つようになる。V 2 の状態は S D 信号のシフト量が 1 とされたものであり、この場合、H D 信号の画素は、S D 信号の画素に対して、7, 3, -1, -5 の位相を持つようになる。V 3 の状態は S D 信号のシフト量が 2 とされたものであり、この場合、H D 信号の画素は、S D 信号の画素に対して、6, 2, -2, -6 の位相を持つようになる。V 4 の状態は S D 信号のシフト量が 3 とされたものであり、この場合、H D 信号の画素は、S D 信号の画素に対して、5, 1, -3, -7 の位相を持つようになる。

#### 【0 1 1 7】

V 5 の状態は S D 信号のシフト量が 4 とされたものであり、この場合、H D 信号の画素は、S D 信号の画素に対して、4, 0, -4, -8 の位相を持つようになる。V 6 の状態は S D 信号のシフト量が 5 とされたものであり、この場合、H D 信号の画素は、S D 信号の画素に対して、7, 3, -1, -5 の位相を持つようになる。V 7 の状態は S D 信号のシフト量が 6 とされたものであり、この場合、H D 信号の画素は、S D 信号の画素に対して、6, 2, -2, -6 の位相を持つようになる。V 8 の状態は S D 信号のシフト量が 7 とされたものであり、この場合、H D 信号の画素は、S D 信号の画素に対して、5, 1, -3, -7 の位相を持つようになる。

#### 【0 1 1 8】

図 5 は、水平方向への 8 段階の位相シフト状態 H 1 ~ H 8 を示している。ここでは S D 信号の水平方向の画素間隔は 1 6 であり、右方向が正の方向とされている。

#### 【0 1 1 9】

H 1 の状態は S D 信号のシフト量が 0 とされたものであり、この場合、H D 信号の画素は、S D 信号の画素に対して、0, -8 の位相を持つようになる。H 2 の状態は S D 信号のシフト量が 1 とされたものであり、この場合、H D 信号の画素は、S D 信号の画素に対して、7, -1 の位相を持つようになる。H 3 の状態は S D 信号のシフト量が 2 とされたものであり、この場合、H D 信号の画素は、

SD信号の画素に対して、6, -2の位相を持つようになる。H4の状態はSD信号のシフト量が3とされたものであり、この場合、HD信号の画素は、SD信号の画素に対して、5, -3の位相を持つようになる。

#### 【0120】

H5の状態はSD信号のシフト量が4とされたものであり、この場合、HD信号の画素は、SD信号の画素に対して、4, -4の位相を持つようになる。H6の状態はSD信号のシフト量が5とされたものであり、この場合、HD信号の画素は、SD信号の画素に対して、3, -5の位相を持つようになる。H7の状態はSD信号のシフト量が6とされたものであり、この場合、HD信号の画素は、SD信号の画素に対して、2, -6の位相を持つようになる。H8の状態はSD信号のシフト量が7とされたものであり、この場合、HD信号の画素は、SD信号の画素に対して、1, -7の位相を持つようになる。

#### 【0121】

図6は、上述したように垂直方向に8段階、水平方向に8段階にシフトさせて得られた64種類のSD信号に関し、SD信号の画素を中心とした場合のHD信号の位相を示している。すなわち、SD信号の画素に対して、HD信号の画素は図中の●で示す位相を持つようになる。ここでは、位相シフトの方法の例として、オーバーサンプリングフィルタから欲しい位相だけを抜き出す方法をあげる。

#### 【0122】

上述したように垂直方向に8段階、水平方向に8段階にシフトさせて得られた合計64種類のSD信号とHD信号との間で学習を行うことで、係数種データ $w_{i0} \sim w_{i9}$  ( $i = 1 \sim n$ ) を生成する。

#### 【0123】

図7は、上述した概念で係数種データを生成する係数種データ生成装置150の構成を示している。

この係数種データ生成装置150は、教師信号としてのHD信号 ( $1050i$ ) が入力される入力端子151と、このHD信号に対して、水平および垂直方向にオーバーサンプリングフィルタをかけ、欲しい位相を抜き出してSD信号を得る位相シフト回路152とを有している。この位相シフト回路152には、水平

方向、垂直方向への位相シフト量を指定するパラメータ  $h$ ,  $v$  が入力される。ここで、パラメータ  $h$ ,  $v$  は図 1 の画像信号処理部 110 における位相情報  $h$ ,  $v$  に対応するものである。

#### 【0124】

また、係数種データ生成装置 150 は、位相シフト回路 152 より出力される SD 信号に基づいて、HD 信号における注目位置の周辺に位置する複数の SD 画素のデータを選択するタップ選択回路 153～155 を有している。これらタップ選択回路 153～155 は、上述した画像信号処理部 110 のタップ選択部 121～123 と同様に構成される。

#### 【0125】

また、係数種データ生成装置 150 は、空間クラス検出回路 157、動きクラス検出回路 158、クラス合成回路 159 を有しているが、これらの部分は上述した画像信号処理部 110 における動きクラス生成部 124、クラス生成部 125 と同様の働きをする部分である。空間クラス検出回路 157、動きクラス検出回路 158 はそれぞれタップ選択回路 154, 155 から取り出されるタップデータ（画素データ）を入力とする。

#### 【0126】

また、係数種データ生成装置 150 は、入力端子 151 に入力される HD 信号における注目位置の画素データとしての各 HD 画素データ  $y$  と、この各 HD 画素データ  $y$  にそれぞれ対応してタップ選択回路 153 で選択的に取り出される予測タップのデータ  $x_i$  と、各 HD 画素データ  $y$  にそれぞれ対応してクラス合成回路 159 より出力されるクラス  $CL$  と、水平方向、垂直方向への位相シフト量を指定するパラメータ  $h$ ,  $v$  とから、クラス毎に、係数種データ  $w_{i0} \sim w_{i9}$  ( $i = 1 \sim n$ ) を得るための正規方程式（(12) 式参照）を生成する正規方程式生成部 160 を有している。

#### 【0127】

この場合、一個の HD 画素データ  $y$  とそれに対応する  $n$  個の予測タップ画素データとの組み合わせで学習データが生成されるが、位相シフト回路 152 へのパラメータ  $h$ ,  $v$  が順次変更されていき、それに応じた SD 信号が順次生成され、

これによって正規方程式生成部 160 では多くの学習データが登録された正規方程式が生成される。

#### 【0128】

このように水平および垂直の位相シフト値が段階的に変化した 64 種類の SD 信号  $SD_1 \sim SD_{64}$  が順次生成されていき、これにより正規方程式生成部 160 では多くの学習データが登録された正規方程式が生成される。このように SD 信号  $SD_1 \sim SD_{64}$  を順次生成して学習データを登録することで、任意位相の画素データを得るための係数種データを求めることが可能となる。

#### 【0129】

また、係数種データ生成装置 150 は、正規方程式生成部 160 でクラス毎に生成された正規方程式のデータが供給され、クラス毎に正規方程式を解いて、各クラスの係数種データ  $w_{i0} \sim w_{i9}$  を求める係数種データ決定部 161 と、この求められた係数種データ  $w_{i0} \sim w_{i9}$  を記憶する係数種メモリ 162 とを有している。

#### 【0130】

図 7 に示す係数種データ生成装置 150 の動作を説明する。

入力端子 151 には教師信号としての HD 信号 (1050 i 信号) が入力される。この HD 信号に対して、位相シフト回路 152 では、水平および垂直方向にオーバーサンプリングフィルタがかけられ、欲しい位相が抜き出されて SD 信号が得られる。この場合、SD 信号として垂直方向に 8 段階、水平方向に 8 段階にシフトされたものが順次生成される。

#### 【0131】

位相シフト回路 152 より出力される各 SD 信号より、タップ選択回路 154 で、HD 信号における注目位置の周辺に位置する空間クラスタップのデータ (SD 画素データ) が選択的に取り出される。この空間クラスタップのデータ (SD 画素データ) は空間クラス検出回路 157 に供給される。この空間クラス検出回路 157 では、空間クラスタップのデータとしての各 SD 画素データに対して ADR C 処理が施されて空間クラスとしての再量子化コード  $Q_i$  が得られる ((2) 式参照)。

**【0132】**

また、位相シフト回路152より出力される各SD信号より、タップ選択回路155で、HD信号における注目位置の周辺に位置する動きクラスタップのデータ（SD画素データ）が選択的に取り出される。この動きクラスタップのデータ（SD画素データ）は動きクラス検出回路158に供給される。この動きクラス検出回路158では、動きクラスタップのデータとしての各SD画素データより動きクラスMVが得られる。

**【0133】**

この動きクラスMVと上述した再量子化コード $Q_i$ はクラス合成回路159に供給される。クラス合成回路159では、これら動きクラスMVと再量子化コード $Q_i$ とから、HD信号における注目位置の画素データが属するクラスCLが得られる（（3）式参照）。

**【0134】**

また、位相シフト回路152より出力される各SD信号より、タップ選択回路153で、HD信号における注目位置の周辺に位置する予測タップのデータ（SD画素データ）が選択的に取り出される。

**【0135】**

そして、入力端子151に入力されるHD信号における注目位置の画素データとしての各HD画素データ $y$ と、この各HD画素データ $y$ にそれぞれ対応してタップ選択回路153で選択的に取り出される予測タップのデータ（SD画素データ） $x_i$ と、各HD画素データ $y$ にそれぞれ対応してクラス合成回路159より出力されるクラスCLと、パラメータ $h$ 、 $v$ とから、正規方程式生成部160では、クラス毎に、係数種データ $w_{i0} \sim w_{i9}$ （ $i = 1 \sim n$ ）を得るための正規方程式が生成される。

**【0136】**

そして、係数種データ決定部161でその正規方程式が解かれ、各クラスの係数種データ $w_{i0} \sim w_{i9}$ が求められ、その係数種データ $w_{i0} \sim w_{i9}$ はクラス別にアドレス分割された係数種メモリ162に記憶される。

**【0137】**

このように、図 7 に示す係数種データ生成装置 150 においては、図 1 の画像信号処理部 110 の係数種メモリ 127 に記憶される、各クラスの係数種データ  $w_{i0} \sim w_{i9}$  を生成することができる。

#### 【0138】

なお、図 7 に示す係数種データ生成装置 150 は、水平方向、垂直方向への位相シフト量を指定するパラメータ  $h$ 、 $v$  を順次変更していき、多くの学習データが登録された正規方程式を作成し、各クラスの係数種データ  $w_{i0} \sim w_{i9}$  を一度に求めている。

#### 【0139】

係数種データ  $w_{i0} \sim w_{i9}$  を求める別の方法としては、パラメータ  $h$ 、 $v$  の各組み合わせによって生成される SD 信号の各々について学習を行い、パラメータ  $h$ 、 $v$  の各組み合わせに対応した係数データ  $W_i$  をまず個別に求める。そして個別に求まった係数データ  $W_i$  を教師データとし、(5) 式の関係を満たすように (6) 式を変数として最小二乗法を用いることで係数種データ  $w_{i0} \sim w_{i9}$  を求めてもよい。

#### 【0140】

次に、この発明の第 2 の実施の形態について説明する。図 8 は、第 2 の実施の形態としての画像表示装置 100A の構成を示している。この画像表示装置 100A も、画像信号  $V_{in}$  (525i 信号) に基づいて画像信号  $V_{out}$  (1050i 信号) を生成し、この画像信号  $V_{out}$  による画像を表示するものである。この図 8 において、図 1 と対応する部分には同一符号を付し、その詳細説明は省略する。

#### 【0141】

この画像表示装置 100A は、図 1 に示す画像表示装置 100 の画像信号処理部 110 の部分が画像信号処理部 110A に置き換わったものである。以下、この画像信号処理部 110A についてのみ説明する。

#### 【0142】

この画像信号処理部 110A は、処理部 132 の前段に処理部 134 を有すると共に、処理部 133 の前段に処理部 135 を有している。これら処理部 134

、135はそれぞれ画像信号V<sub>in</sub>にフィルタ処理を施して画像信号V<sub>in1</sub>、V<sub>in2</sub>を得るものである。

#### 【0143】

本実施の形態において、処理部135では低域通過フィルタ処理が施され、画像信号V<sub>in2</sub>は画像信号V<sub>in</sub>から低域成分が抽出された帯域制限信号となる。この画像信号V<sub>in2</sub>は、高域のノイズが除去されたものとなる。

#### 【0144】

また本実施の形態において、処理部134では帯域通過フィルタ処理が施され、画像信号V<sub>in1</sub>は画像信号から所定の帯域成分が抽出された帯域制限信号となる。例えば、この画像信号V<sub>in1</sub>を、例えば画像信号V<sub>in</sub>からノイズとしての周期パターン成分あるいは高域成分を抽出したものとする。

#### 【0145】

処理部134は、入力端子103に入力される画像信号V<sub>in</sub>に基づいて、画像信号V<sub>in1</sub>における注目位置の周辺に位置する複数の画素データを選択するタップ選択部141と、このタップ選択部141で選択された複数の画素データと係数メモリ143から読み出される帯域通過特性を付与する係数データとの積和演算を行って画像信号V<sub>in1</sub>における注目位置の画素データを生成する予測演算部142とから構成される。

#### 【0146】

また、処理部135は、入力端子103に入力される画像信号V<sub>in</sub>に基づいて、画像信号V<sub>in2</sub>における注目位置の周辺に位置する複数の画素データを選択するタップ選択部144と、このタップ選択部144で選択された複数の画素データと係数メモリ146から読み出される低域通過特性を付与する係数データとの積和演算を行って画像信号V<sub>in2</sub>における注目位置の画素データを生成する予測演算部145とから構成される。

#### 【0147】

画像信号処理部110Aにおいて、処理部132は、入力端子103に入力される画像信号V<sub>in</sub>の代わりに、処理部134より出力される画像信号V<sub>in1</sub>を入力画像信号として処理を行う。同様に、処理部133は、入力端子103に入力



される画像信号  $V_{in}$  の代わりに、処理部 135 より出力される画像信号  $V_{in2}$  を入力画像信号として処理を行う。

#### 【0148】

この画像信号処理部 110A におけるその他の構成および動作は、図 1 に示す画像信号処理部 110 と同様であるので、その詳細説明は省略する。

#### 【0149】

この画像信号処理部 110A では、処理部 135 からは高域のノイズが除去された画像信号  $V_{in2}$  が得られる。そして、処理部 133 では、この画像信号  $V_{in2}$  に基づいて動きクラス  $MV$  を検出するものである。したがって、ノイズに対してロバストな動きクラス  $MV$  を検出できる。また、処理部 134 からは、例えばノイズとしての周期パターン成分あるいは高域成分からなる画像信号  $V_{in1}$  が得られる。そのため、処理部 132 で、この画像信号  $V_{in1}$  に基づいて空間クラスを検出することで、ノイズの特徴量クラスを検出できる。

#### 【0150】

上述した画像信号処理部 110A において、処理部 134, 135 も、処理部 131 ~ 133 と同様に、それぞれ同一構成の集積回路 10 (図 2 参照) を用いて構成される。

#### 【0151】

集積回路 10 が処理部 134, 135 を構成する場合、制御信号  $CTL_a$  に基づいて、メモリ 12 から画像信号  $V_{in1}$ ,  $V_{in2}$  における注目位置の周辺に位置する複数の画素データが読み出される。

#### 【0152】

また、集積回路 10 が処理部 134, 135 を構成する場合、制御信号  $CTL_b$  に基づいて、ROM テーブル 18<sub>-1</sub> ~ 18<sub>-n</sub> は画素データおよび係数データに対応した出力データを出力するように切り換えられる。この場合、入力端子 19<sub>-1</sub> ~ 19<sub>-n</sub> には、係数データ  $k_1$  ~  $k_n$  として係数メモリ 143, 146 より読み出されるフィルタ特性を付与するための係数データが入力される。

#### 【0153】

また、集積回路 10 が処理部 134, 135 を構成する場合、制御信号  $CTL$

cに基づいて、切換スイッチ 28 は b 側に接続される。この場合、ROM テーブル  $18_{-1} \sim 18_{-n}$  の出力データとして画素データと係数データとの乗算結果が得られるので、加算部 21 からは画像信号  $V_{in1}$ ,  $V_{in2}$  における注目位置の画素データが良好に得られ、この画素データがレジスタ 22、切換スイッチ 28 の b 側を介して出力端子 30 に出力される。

#### 【0154】

本実施の形態における画像信号処理部 110A は、処理部 131 ~ 133 の他に、さらに処理部 134, 135 も、それぞれ同一構成の集積回路 10 を用いて構成されるものであり、安価に構成できる。

#### 【0155】

次に、この発明の第 3 の実施の形態について説明する。図 9 は、第 3 の実施の形態としての画像表示装置 100B の構成を示している。この画像表示装置 100B も、画像信号  $V_{in}$  (525i 信号) に基づいて画像信号  $V_{out}$  (1050i 信号) を生成し、この画像信号  $V_{out}$  による画像を表示するものである。この図 9 において、図 1 と対応する部分には同一符号を付し、その詳細説明は省略する。

#### 【0156】

この画像表示装置 100B は、図 1 に示す画像表示装置 100 の画像信号処理部 110 の部分が画像信号処理部 110B に置き換わったものである。以下、この画像信号処理部 110B についてのみ説明する。

#### 【0157】

この画像信号処理部 110B は、入力端子 103 に入力される画像信号  $V_{in}$  にノイズ除去処理を施して画像信号  $V_{in3}$  を得る処理部 136 を有している。

#### 【0158】

この処理部 136 は、入力端子 103 に入力される画像信号  $V_{in}$  に基づいて、画像信号  $V_{in3}$  における注目位置の周辺に位置する複数の画素データを選択するタップ選択部 171 と、このタップ選択部 171 で選択された複数の画素データと係数メモリ 173 から読み出されるノイズ除去のための係数データとの積和演算を行って画像信号  $V_{in3}$  における注目位置の画素データを生成する予測演算部

172 とから構成される。

#### 【0159】

なお、係数メモリ 173 に予め記憶されている係数データは、画像信号  $V_{in3}$  に対応した教師信号と画像信号  $V_{in}$  に対応した生徒信号とを用いた学習処理によって求めることができる。

#### 【0160】

また、画像信号処理部 110B は、入力端子 103 に入力される画像信号  $V_{in}$  を、上述した処理部 136 における処理時間分だけ遅延する時間調整用の遅延回路 174 と、この遅延回路 174 で遅延された画像信号  $V_{in}$  を構成する画素データから処理部 136 で生成される画像信号  $V_{in3}$  を構成する画素データを差し引いて、画像信号  $V_{in}$  を構成する各画素データにそれぞれ対応したノイズデータ  $N_D$  を得る減算器 175 とを有している。

#### 【0161】

画像信号処理部 110B において、処理部 131 は、入力端子 103 に入力される画像信号  $V_{in}$  の代わりに、遅延回路 174 で遅延された画像信号  $V_{in}$  を入力画像信号として処理を行う。同様に、処理部 132 は、入力端子 103 に入力される画像信号  $V_{in}$  の代わりに、減算器 175 より出力されるノイズデータ  $N_D$  に基づいて空間クラスの検出処理を行う。

#### 【0162】

なお、この画像信号処理部 110B においては、動きクラス  $MV$  を検出する処理部は設けられておらず、従って処理部 132 のクラス生成部 125 では空間クラス自体をクラス  $CL$  として出力する。

#### 【0163】

この画像信号処理部 110B におけるその他の構成および動作は、図 1 に示す画像信号処理部 110 と同様であるので、その詳細説明は省略する。

#### 【0164】

この画像信号処理部 110B では、減算器 175 で得られるノイズデータ  $N_D$  に基づいて、画像信号  $V_{out}$  における注目位置の画素データが属する空間クラス  $CL$  が検出され、処理部 131 では、この検出されたクラス  $CL$  に対応した係数

データ  $W_i$  を用いた積和演算によって当該注目位置の情報データが生成される。

#### 【0 1 6 5】

したがって、画像信号  $V_{in}$  にノイズがあったとしても、画像信号  $V_{out}$  としてノイズが除去された良好な画像信号を得ることができる。例えば、画像信号  $V_{in}$  がブロックノイズやモスキートノイズがある画像信号である場合、画像信号  $V_{out}$  としてそれらのノイズが除去された画像信号を得ることができる。

#### 【0 1 6 6】

上述した画像信号処理部 1 1 0 B において、処理部 1 3 1, 1 3 2 および 1 3 6 は、それぞれ同一構成の集積回路 1 0 (図 2 参照) を用いて構成される。

#### 【0 1 6 7】

集積回路 1 0 が処理部 1 3 6 を構成する場合、制御信号  $CTL_a$  に基づいて、メモリ 1 2 から画像信号  $V_{in3}$  における注目位置の周辺に位置する複数の画素データが読み出される。

#### 【0 1 6 8】

また、集積回路 1 0 が処理部 1 3 6 を構成する場合、制御信号  $CTL_b$  に基づいて、ROM テーブル 1 8<sub>-1</sub> ~ 1 8<sub>-n</sub> は画素データおよび係数データに対応した出力データを出力するように切り換えられる。この場合、入力端子 1 9<sub>-1</sub> ~ 1 9<sub>-n</sub> には、係数データ  $k_1$  ~  $k_n$  として係数メモリ 1 7 3 より読み出されるノイズを除去するための係数データが入力される。

#### 【0 1 6 9】

また、集積回路 1 0 が処理部 1 3 6 を構成する場合、制御信号  $CTL_c$  に基づいて、切換スイッチ 2 8 は b 側に接続される。この場合、ROM テーブル 1 8<sub>-1</sub> ~ 1 8<sub>-n</sub> の出力データとして画素データと係数データとの乗算結果が得られるので、加算部 2 1 からは画像信号  $V_{in3}$  における注目位置の画素データが良好に得られ、この画素データがレジスタ 2 2、切換スイッチ 2 8 の b 側を介して出力端子 3 0 に出力される。

#### 【0 1 7 0】

本実施の形態における画像信号処理部 1 1 0 B は、処理部 1 3 1, 1 3 2 および 1 3 6 は、それぞれ同一構成の集積回路 1 0 を用いて構成されるものであり、

安価に構成できる。

#### 【0171】

次に、この発明の第4の実施の形態について説明する。図10は、第4の実施の形態としての画像信号処理装置300の構成を示している。この画像信号処理装置300は、輝度信号Y、赤色差信号R-Y、青色差信号B-Yから、緑色信号G、青色信号B、赤色信号Rを得るためのマトリックス処理を行うものである。

#### 【0172】

この画像信号処理装置300は、輝度信号Y、赤色差信号R-Y、青色差信号B-Yを入力する入力端子301Y、301R、301Bと、これら輝度信号Y、赤色差信号R-Y、青色差信号B-Yのそれぞれに基づいて空間クラスCL<sub>y</sub>、CL<sub>r</sub>、CL<sub>b</sub>を生成する処理部302Y、302R、302Bを有している。

#### 【0173】

処理部302Yは、入力端子301Yに入力される輝度信号Yに基づいて、色信号G、B、Rにおける注目位置の周辺に位置する複数の画素データ（空間クラスタップのデータ）を選択するタップ選択部303Yと、このタップ選択部303Yで選択された複数の画素データに基づいて空間クラスCL<sub>y</sub>を生成するクラス生成部304Yとから構成されている。

#### 【0174】

また、処理部302Rは、入力端子301Rに入力される赤色差信号R-Yに基づいて、色信号G、B、Rにおける注目位置の周辺に位置する複数の画素データ（空間クラスタップのデータ）を選択するタップ選択部303Rと、このタップ選択部303Rで選択された複数の画素データに基づいて空間クラスCL<sub>r</sub>を生成するクラス生成部304Rとから構成されている。

#### 【0175】

さらに、処理部302Bは、入力端子301Bに入力される青色差信号B-Yに基づいて、色信号R、G、Bにおける注目位置の周辺に位置する複数の画素データ（空間クラスタップのデータ）を選択するタップ選択部303Bと、このタップ選択部303Bで選択された複数の画素データに基づいて空間クラスCL<sub>b</sub>

を生成するクラス生成部 304B とから構成されている。

#### 【0176】

クラス生成部 304Y, 404R, 304B は、それぞれ、上述した処理部 132 のクラス生成部 125 (図 1 参照) と同様にして空間クラスを生成する。なお、クラス生成部 125 ではさらに空間クラス (再量子化コード  $Q_i$ ) と動きクラス  $MV$  を合成する処理を行っているが、クラス生成部 304Y, 404R, 304B ではそのような合成処理は行わない。

#### 【0177】

また、画像信号処理装置 300 は、処理部 302Y, 302R, 302B で生成される空間クラス  $CL_y$ ,  $CL_r$ ,  $CL_b$  を合成して 1 つのクラス  $CL$  を得るクラス合成部 305 を有している。

#### 【0178】

また、画像信号処理装置 300 は、係数メモリ 306G, 306B, 306R を有している。これら係数メモリ 306G, 306B, 306R には、それぞれ、クラス毎に、推定式 ((4) 式参照) の係数データ  $W_i$  ( $i=1 \sim n$ ) が蓄えられている。係数メモリ 306G, 306B, 306R には、クラス合成部 305 で得られるクラス  $CL$  が、これら係数メモリ 306G, 306B, 306R に読み出しアドレス情報として供給される。

#### 【0179】

ここで、係数メモリ 306G, 306B, 306R に蓄えられる係数データ  $W_i$  は、それぞれ緑色信号  $G$ 、青色信号  $B$ 、赤色信号  $R$  の画素データを得るためのものである。なお、係数メモリ 306G, 306B, 306R に予め記憶されている係数データは、輝度信号  $Y$ 、赤色差信号  $R-Y$ 、青色差信号  $B-Y$  に対応した教師信号と、緑色信号  $G$ 、青色信号  $B$ 、赤色信号  $R$  に対応した生徒信号とを用いた学習処理によって求めることができる。

#### 【0180】

また、画像信号処理装置 300 は、入力端子 301Y, 301R, 301B に入力される信号  $Y$ ,  $R-B$ ,  $B-Y$  に基づいて、色信号  $G$ ,  $B$ ,  $R$  における注目位置の周辺に位置する複数の画素データ (予測タップのデータ) を選択するタッ

ブ選択部 307 を有している。

#### 【0181】

また、画像信号処理装置 300 は、タップ選択部 307 で選択された予測タップのデータ  $x_i$  ( $i = 1 \sim n$ ) および係数メモリ 306G, 306B, 306R より読み出される係数データ  $W_i$  ( $i = 1 \sim n$ ) を用い、上述の (4) 式に基づいて、色信号 G, B, R における注目位置の画素データ  $y$  を求める予測演算部 308G, 308B, 308R と、これら予測演算部 308G, 308B, 308R で得られる緑色信号 G, 青色信号 B, 赤色信号 R をそれぞれ出力する出力端子 309G, 309B, 309R とを有している。

#### 【0182】

次に、画像信号処理装置 300 の動作を説明する。

入力端子 301Y に入力される輝度信号 Y に基づいて、タップ選択部 303Y で、色信号 G, B, R における注目位置の周辺に位置する複数の画素データ (空間クラスタップのデータ) が選択的に取り出される。この空間クラスタップのデータはクラス生成部 304Y に供給される。このクラス生成部 304Y では、空間クラスタップのデータとしての各画素データに対して ADC 処理が施されて空間クラス  $CL_y$  (再量子化コード  $Q_i$ ) が生成される ((2) 式参照)。

#### 【0183】

同様に、入力端子 301R に入力される赤色差信号  $R-Y$  に基づいて処理部 302R で空間クラス  $CL_r$  が生成され、入力端子 301B に入力される青色差信号  $B-Y$  に基づいて処理部 302B で空間クラス  $CL_b$  が生成される。

#### 【0184】

処理部 302Y, 302R, 302B で生成される空間クラス  $CL_y$ ,  $CL_r$ ,  $CL_b$  はクラス合成部 305 で 1 つのクラス  $CL$  に合成される。このようにクラス合成部 305 で得られるクラス  $CL$  は、係数メモリ 306G, 306B, 306R に読み出しアドレス情報として供給される。

#### 【0185】

また、入力端子 301Y, 301R, 301B に入力される輝度信号 Y、赤色差信号  $R-Y$ 、青色差信号  $B-Y$  に基づいて、タップ選択部 307 で、色信号 G

、B、Rにおける注目位置の周辺に位置する複数の画素データ（予測タップのデータ）が選択的に取り出される。この予測タップのデータ  $x_i$  は予測演算部 308G、308B、308Rに共通に供給される。また、これら予測演算部 308G、308B、308Rには、それぞれ係数メモリ 306G、306B、306Rより読み出される係数データ  $W_i$  が供給される。

#### 【0186】

予測演算部 308G、308B、308Rでは、それぞれ、予測タップのデータ  $x_i$  および係数データ  $W_i$  が用いられ、推定式（（4）式参照）に基づいて、色信号G、B、Rにおける注目位置の画素データ  $y$  が求められる。例えば、色信号G、B、Rにおける注目位置がラスタースキャン順に順次移動していくことで、その注目位置の画素データが順次生成される。これにより、予測演算部 308G、308B、308Rからは、色信号G、B、Rを構成する各画素データがラスタースキャン順に順次出力され、出力端子 309G、309B、309Rに導出される。

#### 【0187】

上述した画像信号処理装置 300において、処理部 302Y、302R、302Bは、それぞれ同一構成の集積回路を用いて構成される。その場合の集積回路は、図2に示す集積回路 10における、機能ブロック 10Aと、機能ブロック 10Bのうちクラス生成部 25の系とを備える構成でよい。そしてこの場合、制御信号CTL<sub>a</sub>に基づいて、処理部 302Y、302R、302Bで選択される複数の画素データを一部または全部が異なったものとできる。

#### 【0188】

本実施の形態における画像信号処理装置 300においては、処理部 302Y、302R、302Bがそれぞれ同一構成の集積回路を用いて構成されるものであり、安価に構成できる。

#### 【0189】

図10に示す画像信号処理装置 300は、輝度信号Y、赤色差信号R-Y、青色差信号B-Yから、緑色信号G、青色信号B、赤色信号Rを得るためのマトリックス処理を行うものであるが、色信号G、B、Rが入力され、これらより画素



数が増加された色信号 G, B, R を得る画像信号処理装置も同様に構成することができる。そのような画像信号処理装置は、例えば単板式のビデオカメラで撮像して得られた色信号 G, B, R の画素データの個数を増やす場合に適用できる。

#### 【0190】

また、入力画像信号が輝度信号 Y、赤色差信号 R-Y、青色差信号 B-Y、あるいは緑色信号 G、青色信号 B、赤色信号 R である場合の他、周波数的に分割されて処理が行われるものも同様に構成できる。

#### 【0191】

なお、上述実施の形態においては、2 個の機能ブロックを含む集積回路 10 (図 2 参照) を示したが、これに限定されるものではなく、1 個または 3 個以上の機能ブロックを含むものも同様に構成できる。また、機能ブロックの全てが設定によって機能が変化している場合の他、その一部のみ設定によって機能が変換するものであってもよい。これによっても機能を変化させることによって、複数箇所の回路部分に適用することができる。

#### 【0192】

また、上述実施の形態においては、情報信号が画像信号であるものを示したが、この発明は、情報信号が音声信号であるものにも同様に適用できることは勿論である。

#### 【0193】

また、上述実施の形態においては、推定式として線形一次方程式を使用したものを挙げたが、これに限定されるものではなく、例えば推定式として高次方程式を使用するものであってもよい。

#### 【0194】

##### 【発明の効果】

この発明に係る集積回路によれば、一個または複数個の機能ブロックを含み、少なくともその一部の機能ブロックを、設定によって機能が変化し構成としたものであり、複数箇所の回路部分に適用でき、また複数箇所の回路部分を含むような回路規模の大きなものでなく安定した製造が可能となる。

#### 【0195】

またこの発明に係る情報信号処理装置によれば、出力情報信号における注目位置の情報データが属するクラスを検出する処理部と、検出されたクラスに対応した係数データを用いた積和演算によって当該注目位置の情報データを生成する処理部とをそれぞれ同一構成の集積回路を用いて構成するものであり、安価に構成できる。

【図面の簡単な説明】

【図 1】

第 1 の実施の形態としての画像表示装置の構成を示すブロック図である。

【図 2】

集積回路の構成例を示すブロック図である。

【図 3】

係数種データの生成方法の一例を示す図である。

【図 4】

垂直方向への 8 段階の位相シフトを説明するための図である。

【図 5】

水平方向への 8 段階の位相シフトを説明するための図である。

【図 6】

S D 信号（5 2 5 i 信号）と H D 信号（1 0 5 0 i 信号）との位相関係を示す図である。

【図 7】

係数種データ生成装置の構成例を示すブロック図である。

【図 8】

第 2 の実施の形態としての画像表示装置の構成を示すブロック図である。

【図 9】

第 3 の実施の形態としての画像表示装置の構成を示すブロック図である。

【図 1 0】

第 4 の実施の形態としての画像信号処理装置の構成を示すブロック図である。

【図 1 1】

5 2 5 i 信号（S D 信号）と 1 0 5 0 i 信号（H D 信号）の画素位置関係を示

す図である。

【符号の説明】

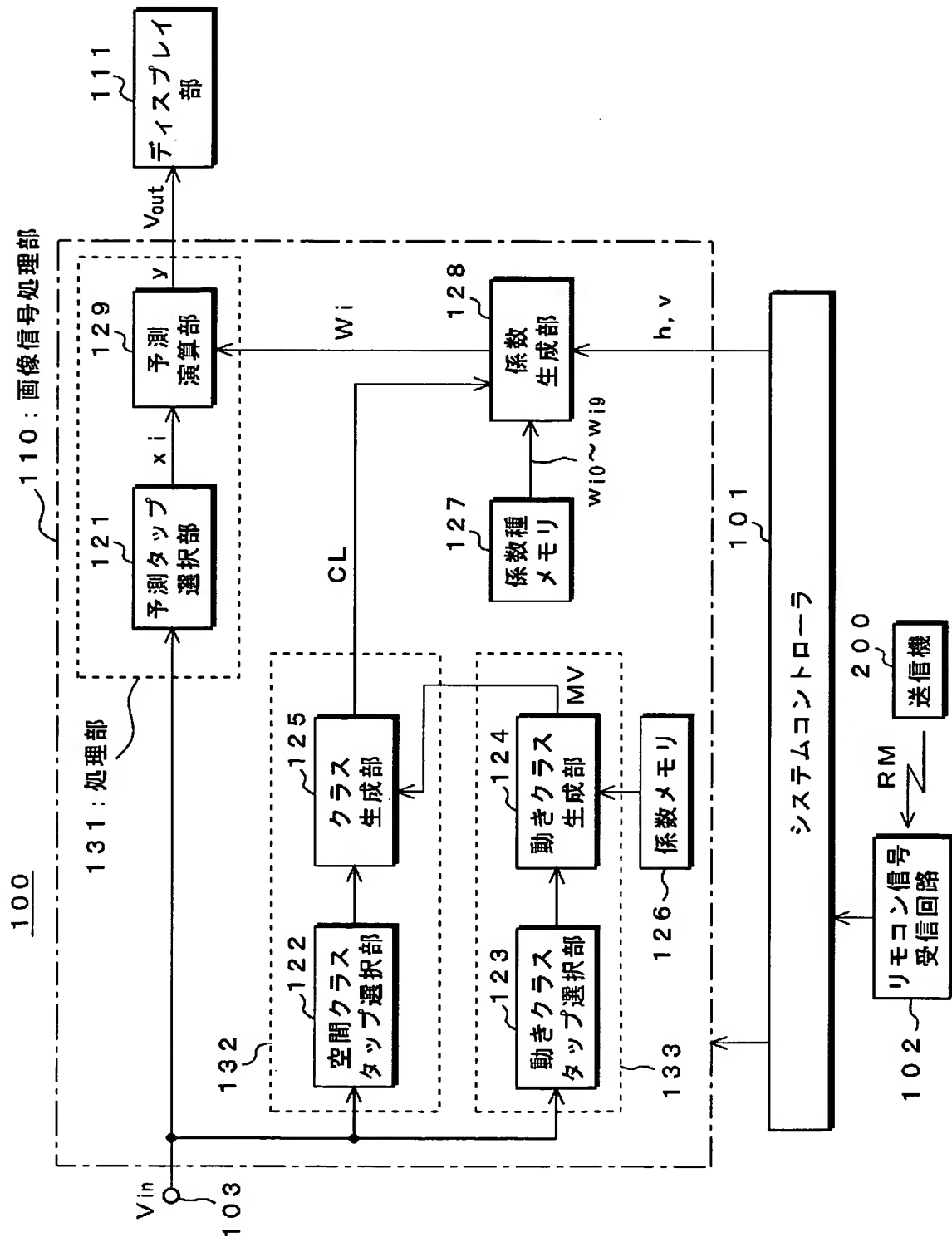
10・・・集積回路、10A、10B・・・機能ブロック、100、100A、100B・・・画像表示装置、101・・・システムコントローラ、102・・・リモコン信号受信回路、103・・・入力端子、110、110A、110B・・・画像信号処理部、111・・・ディスプレイ部、121～123、141、144、171・・・タップ選択部、124・・・動きクラス生成部、125・・・クラス生成部、127・・・係数種メモリ、128・・・係数生成部、129、142、145、172・・・予測演算部、131～136・・・処理部、174・・・遅延回路、175・・・減算器、300・・・画像信号処理装置、301Y、301R、301B・・・入力端子、302Y、302R、302B・・・処理部、303Y、303R、303B、307・・・タップ選択部、304Y、304R、304B・・・クラス生成部、305・・・クラス合成部、306G、306B、306R・・・係数メモリ、306G、306B、306R・・・予測演算部、306G、306B、306R・・・出力端子

【書類名】

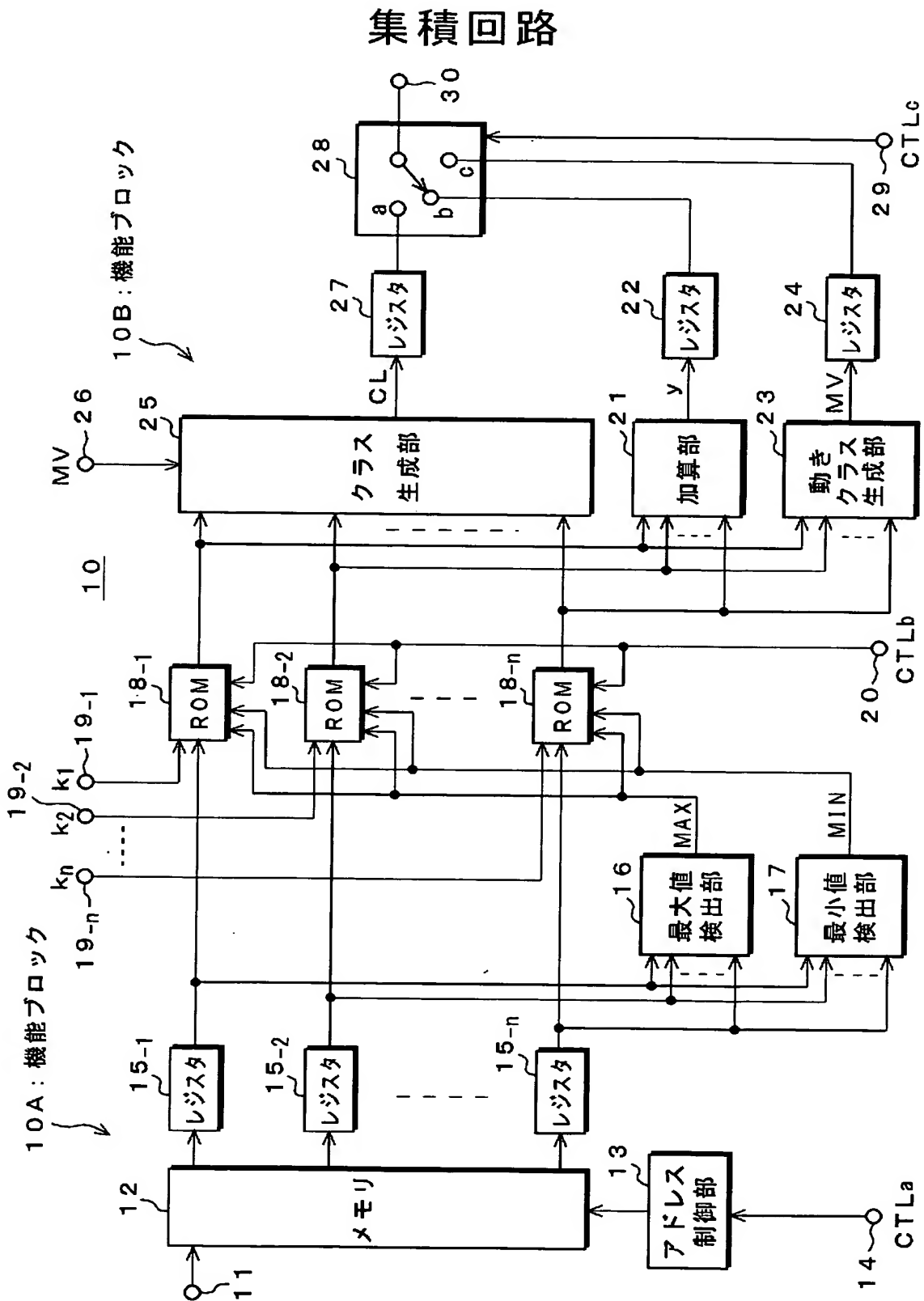
図面

【図 1】

# 画像表示装置

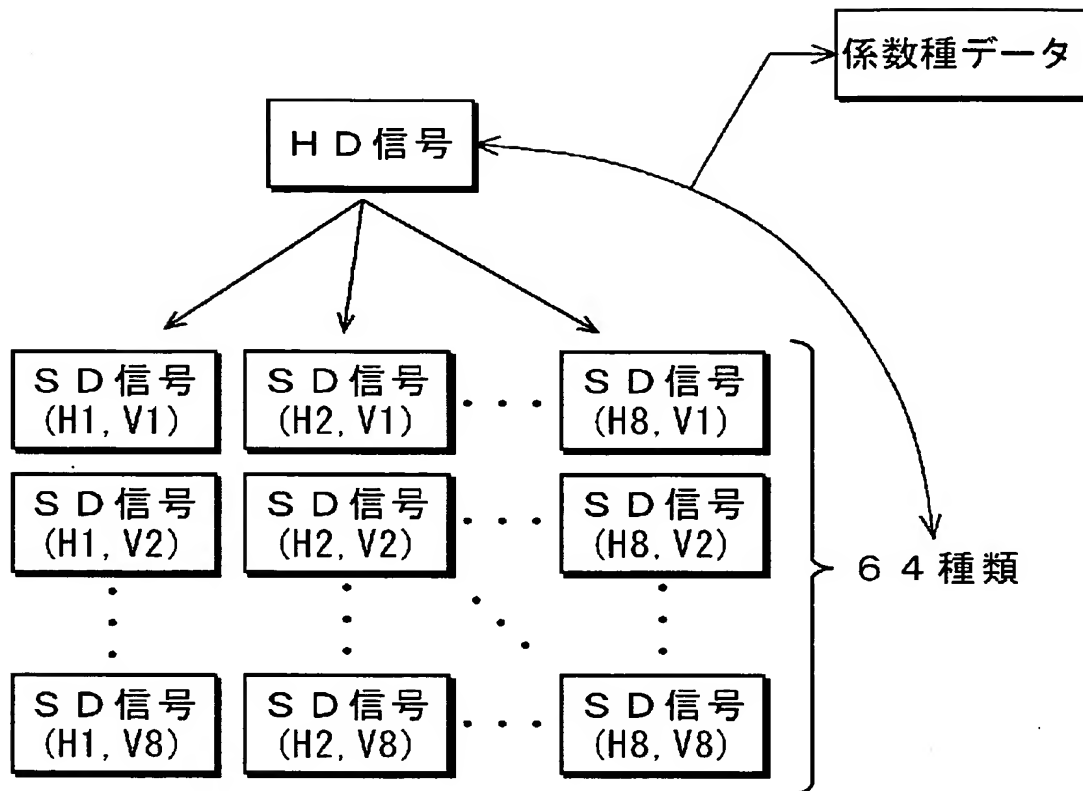


【図 2】



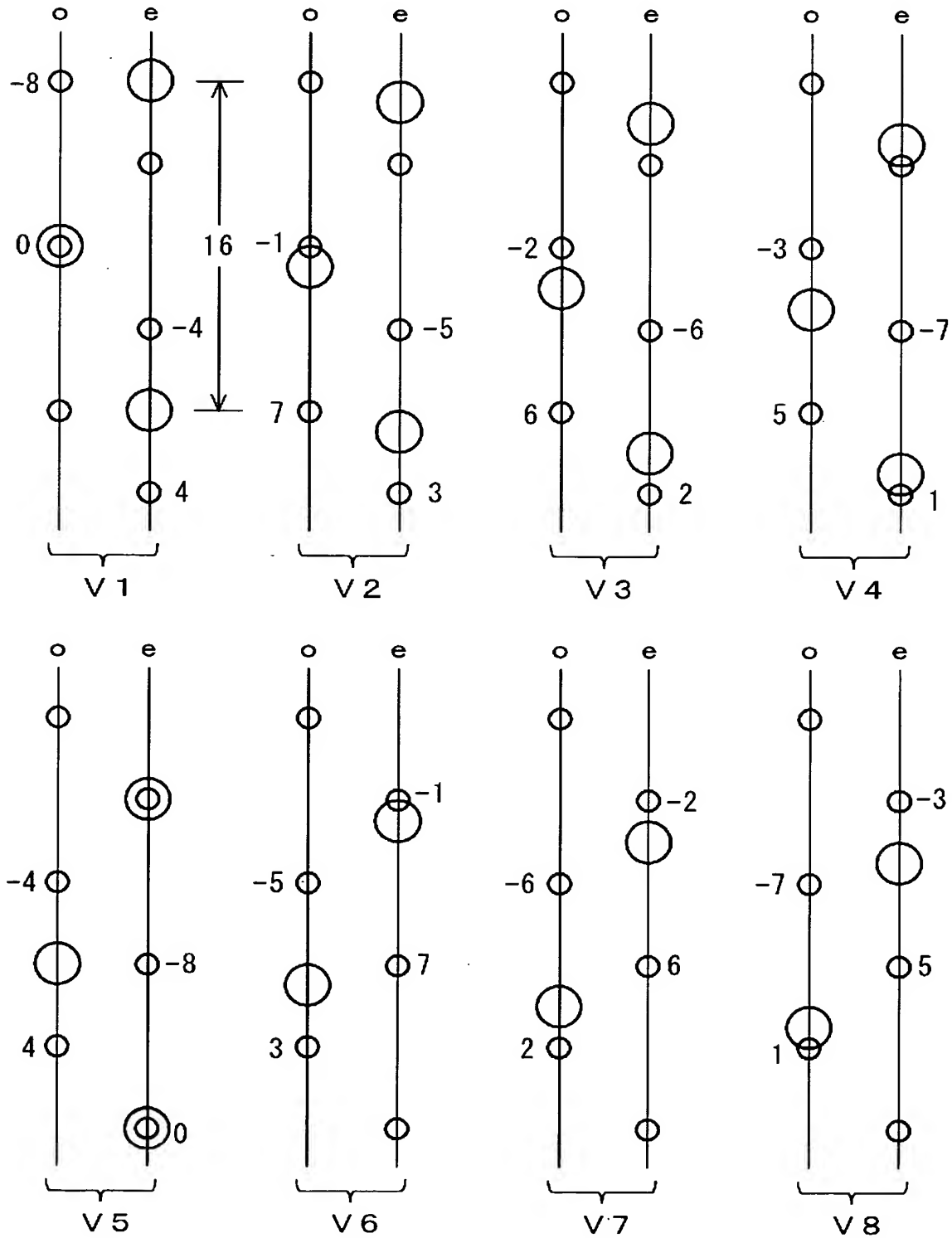
【図 3】

## 係数種データの生成方法の一例



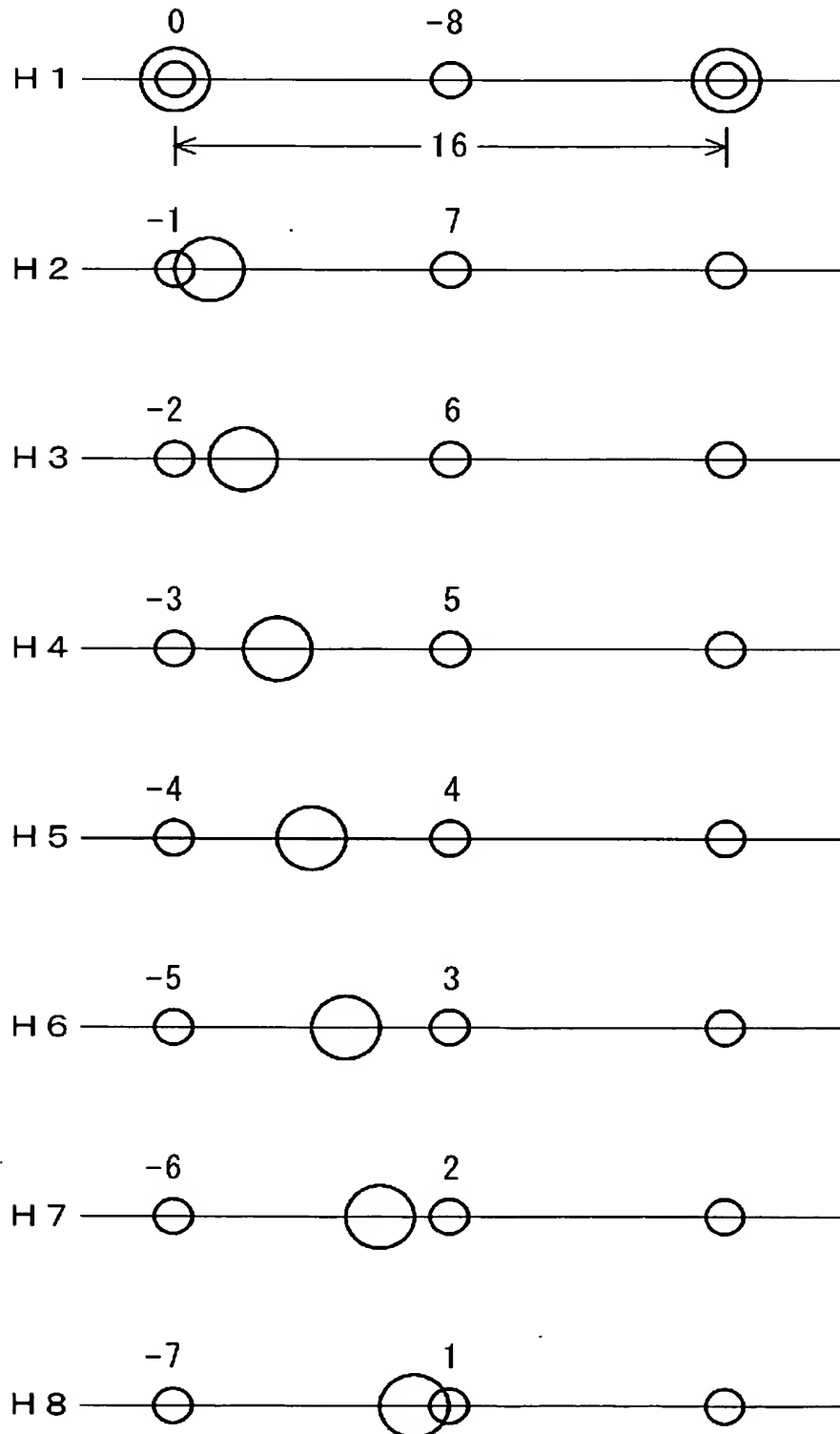
【図 4】

## 垂直方向への 8 段階の位相シフト



【図 5】

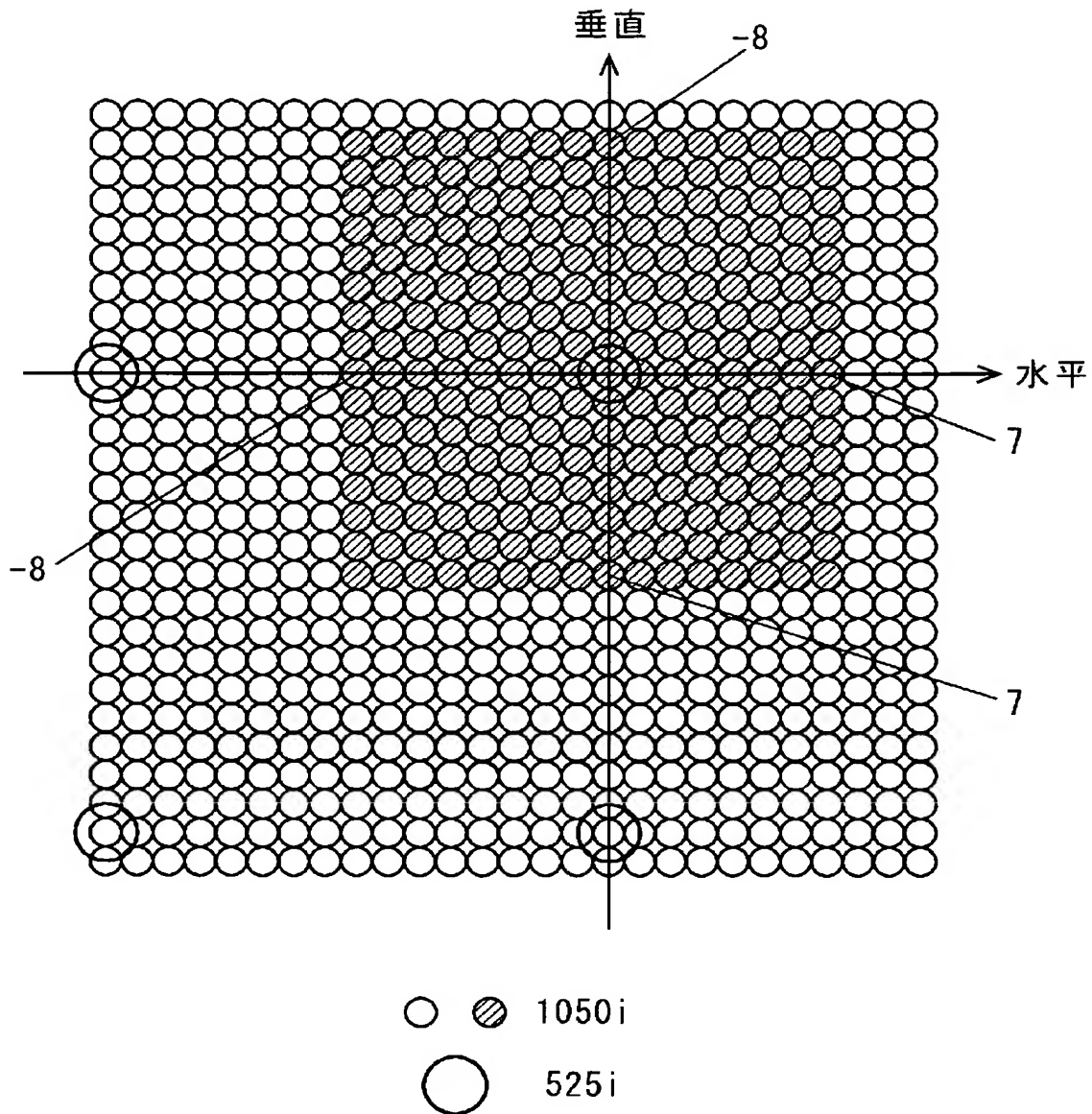
## 水平方向への 8 段階の位相シフト





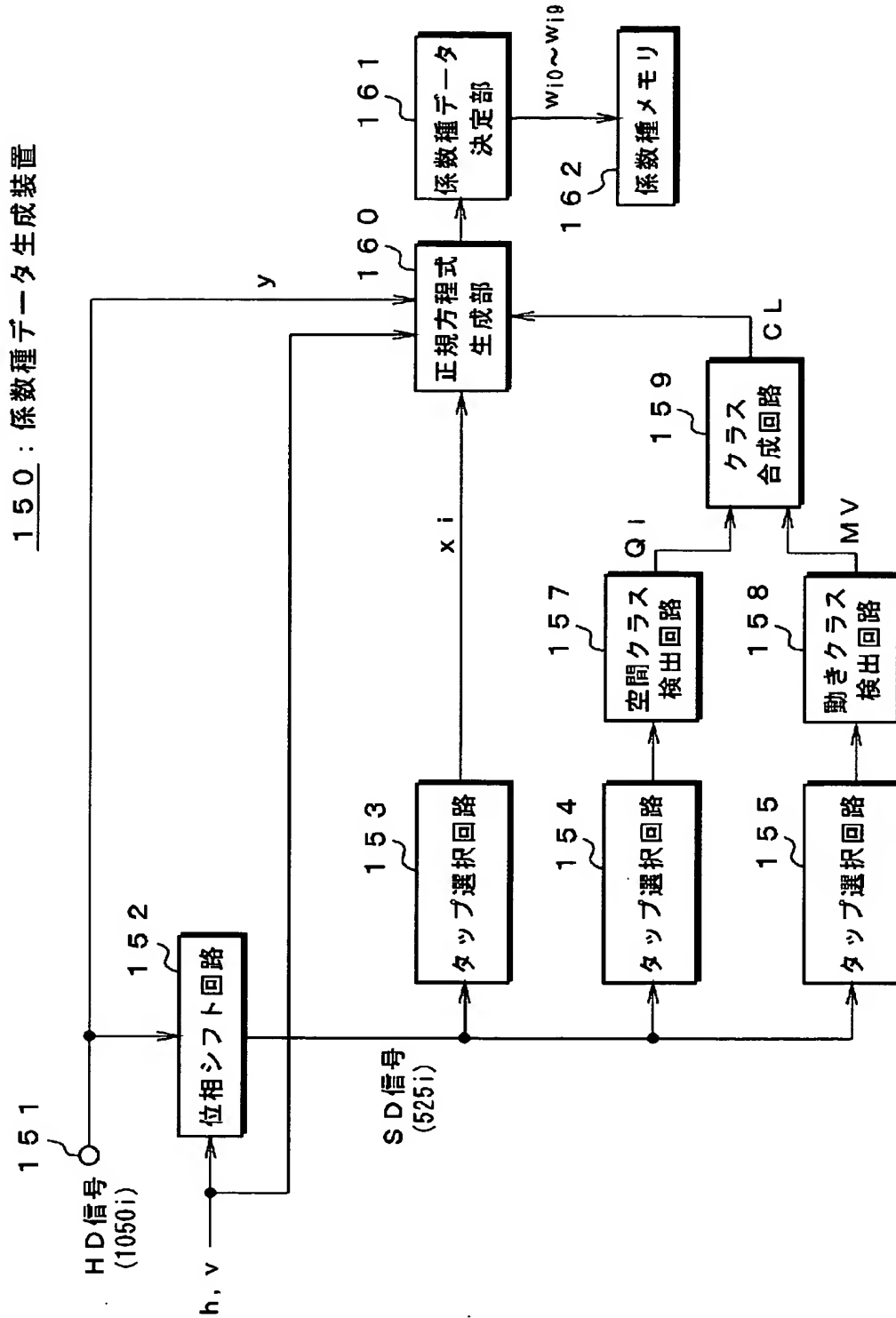
【図 6】

SD信号(525i 信号)とHD信号(1050i 信号)  
との位相関係



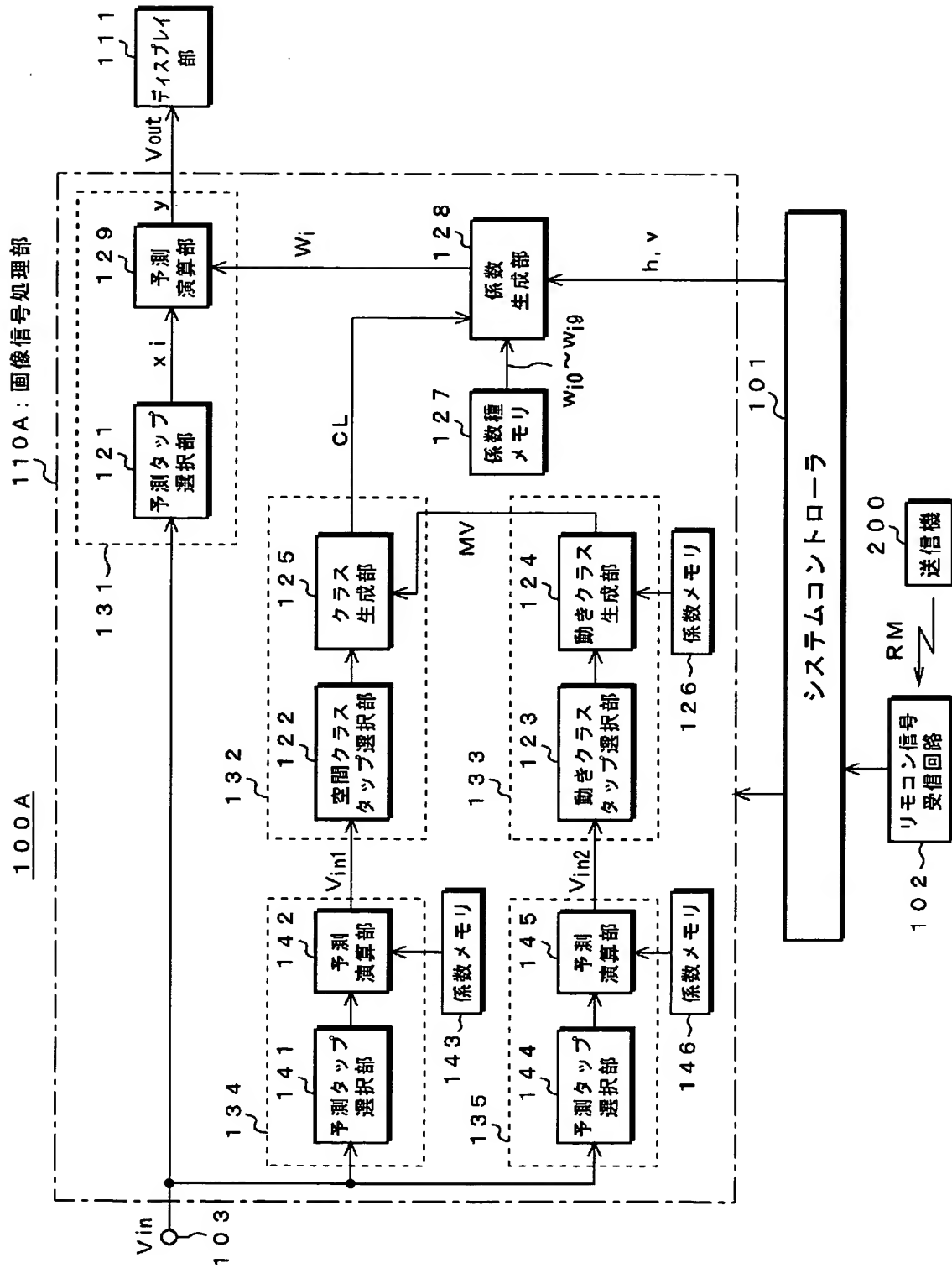
【図 7】

## 係数種データ生成装置



【図 8】

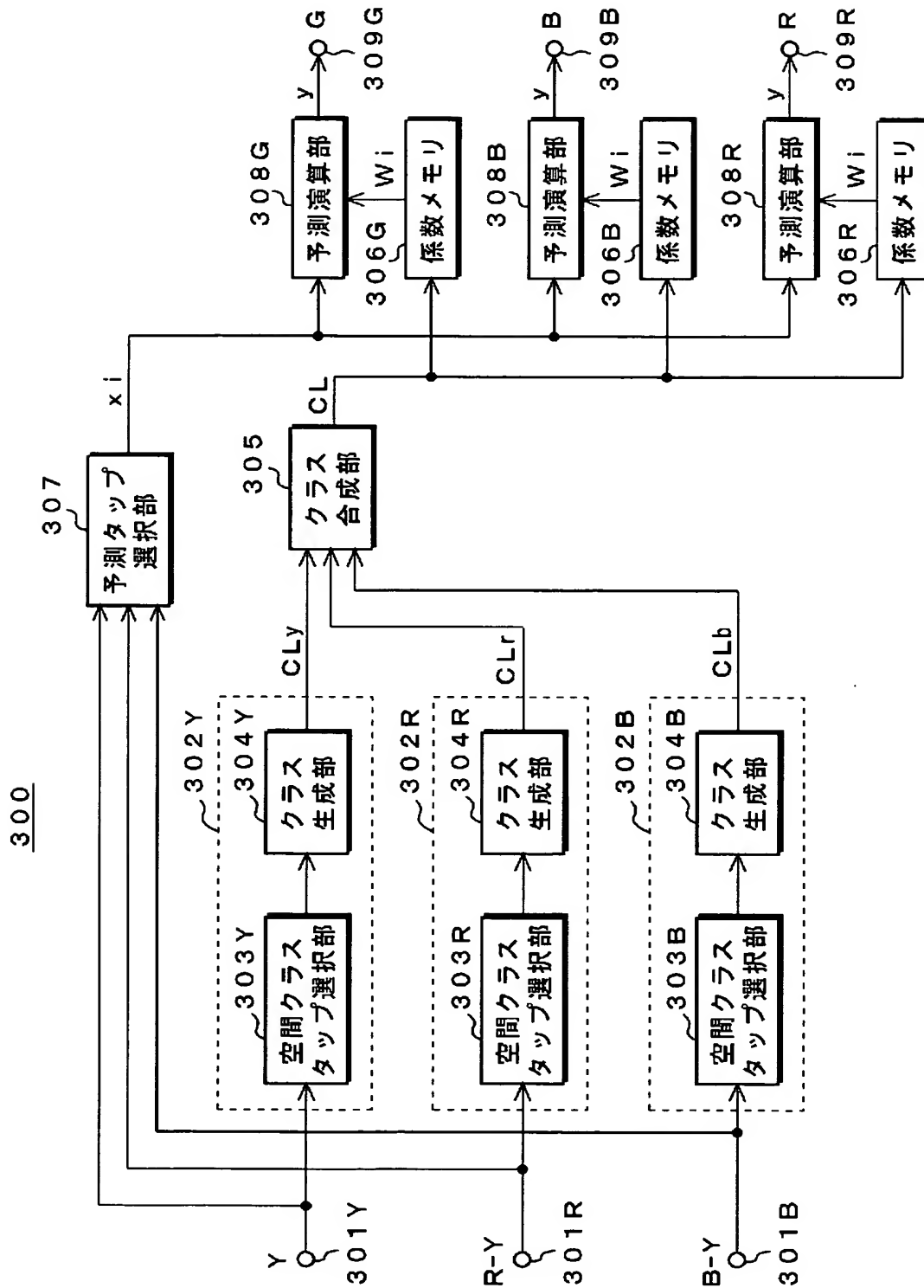
# 画像表示装置





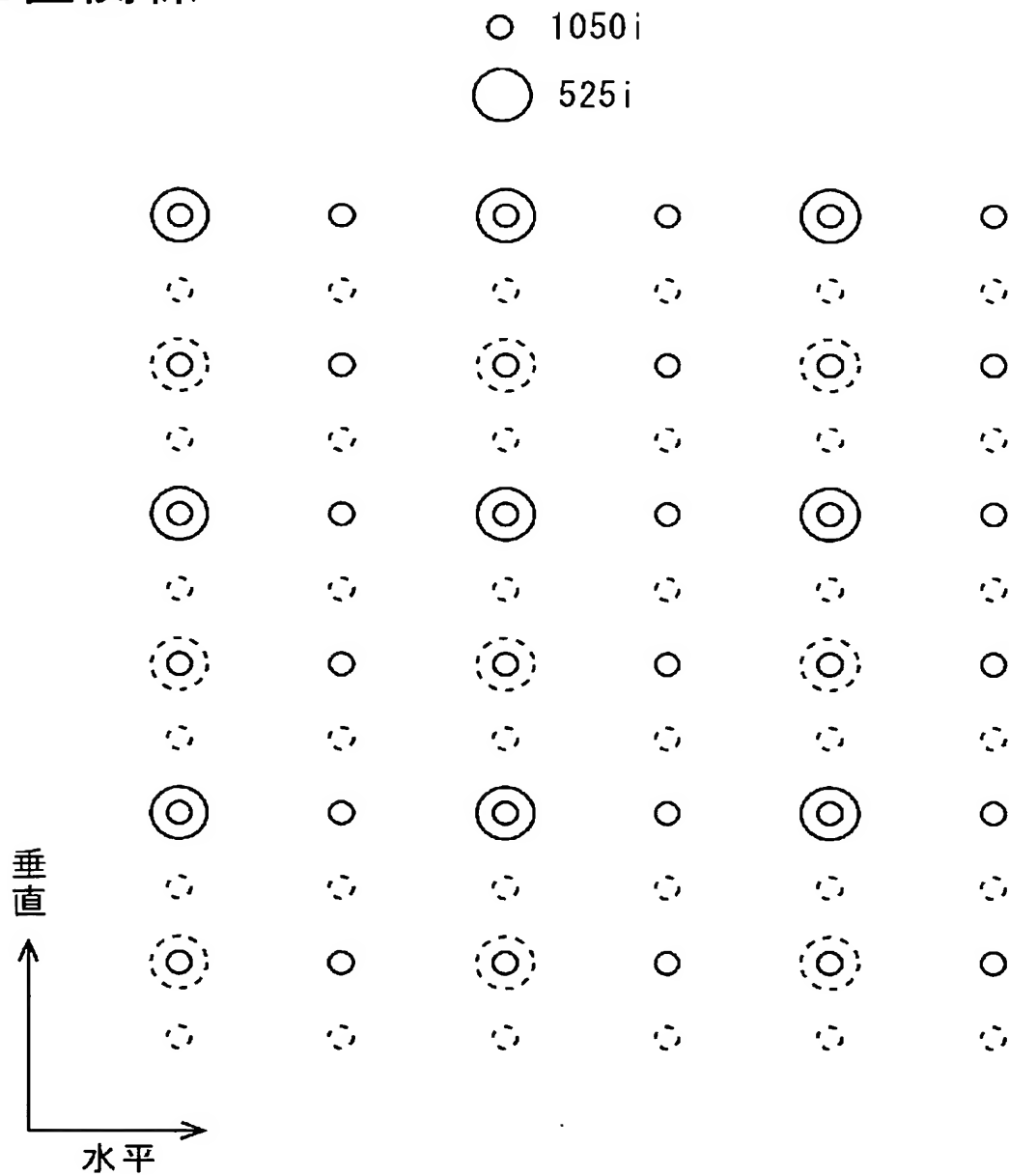
【図 10】

## 画像信号処理装置



【図 11】

# 525i 信号と 1050i 信号の画素位置関係



【書類名】 要約書

【要約】

【課題】 安価に構成する。

【解決手段】 入力画像信号  $V_{in}$  に基づいて出力画像信号  $V_{out}$  における注目位置に対応した動きクラス  $MV$  を生成する処理部 1 3 3 と、入力画像信号  $V_{in}$  に基づいて当該注目位置に対応した空間クラスを生成し、その空間クラスと動きクラス  $MV$  とを合成して 1 つのクラス  $CL$  を生成する処理部 1 3 2 と、入力画像信号  $V_{in}$  に基づいて当該注目位置の周辺に位置する複数の画素データを選択し、この複数の画素データおよびクラス  $CL$  に対応した係数データ  $W_i$  を用い、推定式に基づいて、出力画像信号  $V_{out}$  における注目位置の画素データを生成する処理部 1 3 1 とを持つ。処理部 1 3 1 ～ 1 3 2 を、同一構成の集積回路を用いて構成する。この集積回路は第 1、第 2 の機能ブロックを含み、各機能ブロックは設定によって機能が変化する。集積回路は使用すべき処理部に対応して機能を変化させて用いる。

【選択図】 図 1

特願 2003-016462

出 願 人 履 歴 情 報

識別番号

[000002185]

1. 変更年月日

1990年 8月30日

[変更理由]

新規登録

住 所

東京都品川区北品川6丁目7番35号

氏 名

ソニー株式会社